

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2003 年 3 月 13 日 (13.03.2003)

PCT

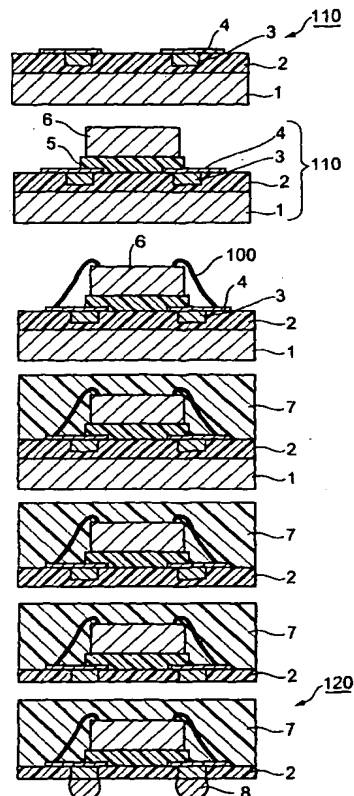
(10) 国際公開番号  
WO 03/021668 A1

- (51) 国際特許分類<sup>7</sup>: H01L 23/12 (72) 発明者; および  
(21) 国際出願番号: PCT/JP01/07555 (75) 発明者/出願人 (米国についてのみ): 福富直樹 (FUKU-  
(22) 国際出願日: 2001 年 8 月 31 日 (31.08.2001) TOMI, Naoki) [JP/JP]; 〒164-0012 東京都中野区本  
(25) 国際出願の言語: 日本語 町 2-44-9 Tokyo (JP). 鈴木和久 (SUZUKI, Kazuhisa)  
(26) 国際公開の言語: 日本語 [JP/JP]; 〒270-0127 千葉県流山市富士見台 1-3-22  
Chiba (JP). 嶋田 修 (SHIMADA, Osamu) [JP/JP]; 〒  
(71) 出願人 (米国を除く全ての指定国について): 日立化 310-0022 茨城県水戸市梅香 1-2-25-408 Ibaraki (JP). 竹  
成工業株式会社 (HITACHI CHEMICAL CO., LTD.) 内一雅 (TAKEUCHI, Kazumasa) [JP/JP]; 〒307-0001  
[JP/JP]; 〒163-0449 東京都新宿区西新宿二丁目 1 番 1 茨城県結城市結城 11397-1 Ibaraki (JP). 若島善昭  
号 Tokyo (JP). 日立金属株式会社 (HITACHI METALS (WAKASHIMA, Yoshiaki) [JP/JP]; 〒215-0001 神奈川  
LTD.) [JP/JP]; 〒105-0023 東京都港区芝浦一丁目 2 番 県川崎市麻生区細山 1-3-1 Kanagawa (JP). 沖川 進  
1号 Tokyo (JP). (OKIKAWA, Susumu) [JP/JP]; 〒198-0025 東京都青梅  
市末広町 1-1-56 Tokyo (JP).

[続葉有]

(54) Title: WIRING BOARD, SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING THEM

(54) 発明の名称: 配線基板、半導体装置及びそれらの製造方法



(57) Abstract: A wiring board comprising an insulating basic material, a wiring provided on one of the front surface or rear surface thereof, and a conductor member buried in the insulating basic material, wherein the conductor member has one end exposed to the surface of the insulating basic material and connected with the wiring and the other end buried in the insulating basic material. A semiconductor device employing the wiring board and a method for producing them.

[続葉有]



(74) 代理人: 富田和子, 外(TOMITA, Kazuko et al.); 〒220-0004 神奈川県横浜市西区北幸二丁目9-10 横浜HSビル7階 Kanagawa (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

本発明では、絶縁基材と、該絶縁基材の表裏一方の面に設けられた配線と、該絶縁基材内に埋め込まれた導体部材とを備え、導体部材の一端が絶縁基材表面に露出して配線に接続しており、他端は絶縁基材内に埋め込まれている配線基板、該配線基板を用いた半導体装置、及びそれらの製造方法が提供される。

## 明細書

### 配線基板、半導体装置及びそれらの製造方法

## 技術分野

本発明は、配線基板と、該配線基板を用いた半導体装置と、それらの製造方法に関する。

## 背景技術

半導体の集積度が向上するに従い、入出力端子数が増加している。したがって、多くの入出力端子数を有する半導体装置が必要になった。一般に、入出力端子はパッケージの周辺に一列配置するタイプと、周辺だけでなく内部まで多列に配置するタイプがある。前者は、QFP (Quad Flat Package) が代表的である。これを多端子化する場合は、端子ピッチを縮小することが必要であるが、0.5mmピッチ以下の領域では、配線板との接続に高度な技術が必要になる。後者のアレイタイプは比較的大きなピッチで端子配置が可能なため、多ピン化に適している。

従来、アレイタイプは接続ピンを有するPGA (Pin Grid Array) が一般的であるが、配線板との接続は挿入型となり、表面実装には適していない。このため、表面実装可能なBGA (Ball Grid Array) と称するパッケージが開発されている。BGAの分類としては、(1)セラミックタイプ、(2)プリント配線板タイプ及

び(3)TAB (tape automated bonding) を使ったテープタイプなどがある。このうち、セラミックタイプについては、従来のPGAに比べるとマザーボードとパッケージ間の距離が短くなるために、マザーボードとパッケージ間の熱応力差に起因するパッケージ反りが深刻な問題である。また、プリント配線板タイプについても、基板の反り、耐湿性、信頼性などに加えて基板厚さが厚いなどの問題があり、TAB技術を適用したテープBGAが提案されている。

パッケージサイズの更なる小型化に対応するものとして、半導体素子とほぼ同等サイズの、いわゆる素子サイズパッケージ (CSP: Chip Size Package) が提案されている。これは、半導体素子の周辺部でなく、実装領域内に外部配線基板との接続部を有するパッケージである。

具体例としては、バンプ付きポリイミドフィルムを半導体素子の表面に接着し、素子と金リード線により電氣的接続を図った後、エポキシ樹脂などをポッティングして封止したもの

(NIKKEI MATERIALS & TECHNOLOGY 94.4, No.140, p18-19) や、仮基板上に半導体素子及び外部配線基板との接続部に相当する位置に金属バンプを形成し、半導体素子をフェースダウンボンディング後、仮基板上でトランスファモールドしたもの

(Smallest Flip-Chip-Like Package CSP; The Second VLSI Packaging Workshop of Japan, p46-50, 1994) などである。

一方、前述のように、BGAやCSP分野でポリイミドテープをベースフィルムとして利用したパッケージが検討されている。この場合、ポリイミドテープとしては、ポリイミドフィルム上に接着剤層を介して銅箔をラミネートしたものが一般的であり、

耐熱性や耐湿性などの観点から銅箔上に直接ポリイミド層を形成した、いわゆる２層フレキシブル基材が好ましい。

この２層フレキシブル基材の製造方法としては、①銅箔上にポリイミドの前駆体であるポリアミック酸を塗布した後熱硬化させる方法、②硬化したポリイミドフィルム上に真空成膜法や無電解めっき法などにより金属薄膜を形成する方法、の２つに大別される。

２層フレキシブル基材では、例えばレーザ加工を適用して所望する部分のポリイミドを除去して銅箔に達する凹部を設ける場合には、ポリイミドフィルムができる限り薄いことが好ましい。その反面、２層フレキシブル基材をリードフレーム状に加工してハンドリングする場合、ベースフィルム厚さが薄いとハンドリング性やフレームとしての剛直性に欠けるなどの問題がある。

以上のように小型化高集積度化に対応できる半導体装置として、種々の提案がされているが、性能、特性、生産性等全てにわたって満足するよう一層の改善が望まれている。

### 発明の開示

本発明は、小型化、高集積度化に対応できる半導体装置（半導体パッケージ）を、生産性良くかつ安定的に製造するための半導体素子搭載用配線基板と、該基板を用いた半導体装置と、それらの製造方法とを提供することを目的とする。

本発明では、絶縁基材と、該絶縁基材の表裏一方の面に設け

られた配線を有する配線部材と、該絶縁基材内に埋め込まれた導体部材とを備え、導体部材の一端は絶縁基材表面に露出して上記配線に接続しており、他端は絶縁基材内に埋め込まれている配線基板が提供される。なお、本発明の配線基板は、絶縁基材の他方の面（すなわち、表裏のうち導体部材が露出していない面）に設けられた支持部材を、さらに備えていてもよい。

さらに本発明では、絶縁基材と、該絶縁基材の表裏一方の面に設けられた配線を有する配線部材と、該絶縁基材の他方の面に設けられた支持部材とを備える配線基板が提供される。この配線基板は、絶縁基材内に埋め込まれた、配線に接続した導体部材をさらに備えていてもよいが、導体部材が設けられていなくてもよい。導体部材を設ける場合、その一端は配線に接続している必要があるが、他端は絶縁基材に被覆されていてもよく、支持部材と導体部材とのエッチング条件が異なっていれば、導体部材の他端が支持部材に達していてもよい。

また、本発明では、上述した本発明の配線基板の製造方法として、

（１）表裏一方の面に突起状の導体部材を設けた配線部材と、絶縁基材とを、導体部材を内側にして対向させて積層させる積層工程を備える配線基板の製造方法、

（２）表裏一方の面に突起状の導体部材を設けた導体層と、絶縁基材とを、導体部材を内側にして対向させて積層させる積層工程、及び、導体層の不要な箇所を除去して配線部材を形成する配線部材形成工程を備える配線基板の製造方法、並びに、

（３）配線部材と、絶縁基材と、支持部材とをこの順で積層する積層工程を備える配線基板の製造方法、

が提供される。

さらに本発明では、上述した本発明の配線基板の配線部材表面に半導体素子を搭載する搭載工程、半導体素子と配線部材表面の配線とを電氣的に接続する接続工程、半導体素子を封止部材により覆って封止する封止工程、及び、絶縁基材の一部を除去して導体部材の少なくとも一部を露出させる絶縁基材除去工程を備える半導体装置の製造方法が提供される。なお、半導体素子を封止部材により覆って封止する封止工程をさらに設けてもよい。この場合、封止工程と絶縁基材除去工程とは、いずれが先であっても構わない。

また本発明では本発明の配線基板の配線部材側表面に半導体素子を搭載する搭載工程、半導体素子と配線部材表面の配線とを電氣的に接続する接続工程、支持部材の少なくとも一部を除去して絶縁基材の少なくとも一部を露出させる支持部材除去工程、絶縁基材の少なくとも一部を除去して貫通孔を形成し、配線の少なくとも一部を露出させる絶縁基材除去工程、及び、貫通孔を導体で充填して配線に接続した導体部材を形成する導体部材形成工程を備える半導体装置の製造方法が提供される。

なお、本発明の半導体装置の製造方法では、半導体素子の配線基板への搭載は、接着剤を介して行うことができるが、接着剤を介さずに行ってもよい。

さらに本発明では、上述した本発明の製造方法によって製造された半導体装置が提供される。

図 1 a ～図 1 g は、本発明による半導体装置の製造工程を示す断面図である。

図 2 a ～図 2 f は、本発明による半導体装置の製造工程を示す断面図である。

図 3 a ～図 3 f は、本発明による半導体装置の製造工程を示す断面図である。

図 4 a ～図 4 g は、本発明による半導体装置の製造工程例を示す断面図である。

図 5 a ～図 5 f は、本発明による半導体装置の製造工程例を示す断面図である。

図 6 a ～図 6 g は、本発明による半導体装置の製造工程例を示す断面図である。

図 7 a ～図 7 g は、本発明による半導体装置の製造工程例を示す断面図である。

図 8 a ～図 8 f は、本発明による半導体装置の製造工程例を示す断面図である。

図 9 a ～図 9 g は、本発明による半導体装置の製造工程例を示す断面図である。

図 10 a ～図 10 f は、本発明による半導体装置の製造工程例を示す断面図である。

図 11 a ～図 11 f は、本発明による配線基板の製造工程例を示す断面図である。

図 12 a ～図 12 g は、本発明による配線基板の製造工程例を示す断面図である。

図 13 a ～図 13 g は、本発明による配線基板の製造工程例



を示す断面図である。

図 1 4 a ～図 1 4 g は、本発明による配線基板の製造工程例を示す断面図である。

図 1 5 a ～図 1 5 g は、本発明による配線基板の製造工程例を示す断面図である。

図 1 6 a ～図 1 6 h は、本発明による配線基板の製造工程例を示す断面図である。

図 1 7 a ～図 1 7 e は、本発明による配線基板の製造工程例を示す断面図である。

図 1 8 a ～図 1 8 g は、本発明による配線基板の製造工程例を示す断面図である。

#### 発明を実施するための最良の形態

本発明の配線基板は、絶縁基材と、配線部材と、導体部材とを備え、導体部材の一端が絶縁基材表面に露出して配線部材の配線に接続しており、他端が絶縁基材内に埋め込まれている。

この配線部材における絶縁基材の材質は、特に限定されるものではないが、例えば、エポキシ樹脂、ポリアミドイミド樹脂などを含む樹脂組成物、樹脂前駆体組成物又はその硬化物を用いることができる。樹脂組成物又は樹脂前駆体組成物はウイスカを含むことが好ましく、樹脂にはポリアミドイミドを用いることが特に好ましい。絶縁基材の樹脂は硬化前又は半硬化状態であっても構わないが、半導体装置においては硬化後であることが望ましい。

本発明において絶縁基材として好適なエポキシ樹脂硬化物は、エポキシ樹脂及び硬化剤を含むエポキシ樹脂組成物を硬化させることにより得られる。このエポキシ樹脂組成物（好ましくは熱硬化性樹脂組成物）には、さらに必要に応じて、硬化促進剤、触媒、エラストマ、難燃剤などを配合してもよい。

ここで用いることのできるエポキシ樹脂は、分子内にエポキシ基を有するものであればどのようなものでもよく、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、ビスフェノールS型エポキシ樹脂、脂環式エポキシ樹脂、脂肪族鎖状エポキシ樹脂、フェノールノボラック型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂、ビスフェノールAノボラック型エポキシ樹脂、ビスフェノールのジグリシジルエーテル化物、ナフタレンジオールのジグリシジルエーテル化物、フェノール類のジグリシジルエーテル化物、アルコール類のジグリシジルエーテル化物、及びこれらのアルキル置換体、ハロゲン化物、水素添加物などがある。これらは併用してもよく、エポキシ樹脂以外の成分が不純物として含まれていてもよい。

本発明において、ハロゲン化ビスフェノールA型エポキシ樹脂、ハロゲン化ビスフェノールF型エポキシ樹脂、ハロゲン化ビスフェノールS型エポキシ樹脂、テトラプロモビスフェノールA等のハロゲン化ビスフェノール化合物とエピクロルヒドリンを反応させて得られるべきエポキシ樹脂のようにエーテル基が結合しているベンゼン環のエーテル基に対してオルト位が塩素、臭素等のハロゲン原子で置換されているエポキシ樹脂を使用すると、パイアホール等の形成に際して行われる除去処理において、エポキシ樹脂硬化物の分解及び／又は溶解の効率が特

によい。

本発明で使用するエポキシ樹脂用硬化剤は、エポキシ樹脂を硬化させるものであれば、限定することなく使用でき、例えば、多官能フェノール類、アミン類、イミダゾール化合物、酸無水物、有機リン化合物及びこれらのハロゲン化物などがある。

多官能フェノール類の例として、単環二官能フェノールであるヒドロキノン、レゾルシノール、カテコール、多環二官能フェノールであるビスフェノールA、ビスフェノールF、ナフタレンジオール類、ビフェノール類、及びこれらのハロゲン化物、アルキル基置換体などがある。さらに、これらのフェノール類とアルデヒド類との重縮合物であるノボラック、レゾールがある。

アミン類の例としては、脂肪族又は芳香族の第一級アミン、第二級アミン、第三級アミン、第四級アンモニウム塩及び脂肪族環状アミン類、グアニジン類、尿素誘導体等がある。これらの化合物には、N、N-ベンジルジメチルアミン、2-(ジメチルアミノメチル)フェノール、2,4,6-トリス(ジメチルアミノメチル)フェノール、テトラメチルグアニジン、トリエタノールアミン、N、N'-ジメチルピペラジン、1,4-ジアザビシクロ[2,2,2]オクタン、1,8-ジアザビシクロ[5,4,0]-7-ウンデセン、1,5-ジアザビシクロ[4,4,0]-5-ノネン、ヘキサメチレンテトラミン、ピリジン、ピコリン、ピペリジン、ピロリジン、ジメチルシクロヘキシルアミン、ジメチルヘキシルアミン、シクロヘキシルアミン、ジイソブチルアミン、ジ-n-ブチルアミン、ジフェニルアミン、N-メチルアニリン、トリ-n-プロピルアミン、

トリ-*n*-オクチルアミン、トリ-*n*-ブチルアミン、トリフェニルアミン、テトラメチルアンモニウムクロライド、テトラメチルアンモニウムブロマイド、テトラメチルアンモニウムアイオダイド、トリエチレンテトラミン、ジアミノジフェニルメタン、ジアミノジフェニルエーテル、ジシアンジアミド、トリルビグアニド、グアニル尿素、ジメチル尿素等が挙げられる。

イミダゾール化合物の例としては、イミダゾール、2-エチルイミダゾール、2-エチル-4-メチルイミダゾール、2-メチルイミダゾール、2-フェニルイミダゾール、2-ウンデシルイミダゾール、1-ベンジル-2-メチルイミダゾール、2-ヘプタデシルイミダゾール、4, 5-ジフェニルイミダゾール、2-メチルイミダゾリン、2-フェニルイミダゾリン、2-ウンデシルイミダゾリン、2-ヘプタデシルイミダゾリン、2-イソプロピルイミダゾール、2, 4-ジメチルイミダゾール、2-フェニル-4-メチルイミダゾール、2-エチルイミダゾリン、2-フェニル-4-メチルイミダゾリン、ベンズイミダゾール、1-シアノエチルイミダゾールなどがある。

酸無水物の例としては、無水フタル酸、ヘキサヒドロ無水フタル酸、ピロメリット酸二無水物、ベンゾフェノンテトラカルボン酸二無水物等がある。

有機リン化合物としては、有機基を有するリン化合物であれば特に限定されずに使用でき、例えば、ヘキサメチルリン酸トリアミド、リン酸トリ(ジクロロプロピル)、リン酸トリ(クロロプロピル)、亜リン酸トリフェニル、リン酸トリメチル、フェニルフォスホン酸、トリフェニルフォスフィン、トリ-*n*-ブチルフォスフィン、ジフェニルフォスフィンなどがある。

これらの硬化剤は、1種類を単独で用いてもよく、2種以上を組み合わせて用いてもよい。

これらエポキシ樹脂用硬化剤の配合量は、エポキシ基の硬化反応を進行させることができれば、特に限定することなく使用できるが、好ましくは、エポキシ基1モルに対して、0.01～5.0当量の範囲で、特に好ましくは0.8～1.2当量の範囲で使用する。

また、エポキシ樹脂組成物には、必要に応じて硬化促進剤を配合してもよい。代表的な硬化促進剤として、第三級アミン、イミダゾール類、第四級アンモニウム塩等があるが、これに限定されるものではない。

エポキシ樹脂組成物の硬化反応は、反応が進行するのであればどのような温度で行ってもよいが、一般には室温～250℃の範囲で硬化させることが好ましい。またこの硬化反応は、加圧下、大気圧下又は減圧下に行うことができる。

絶縁基材にポリアミドイミド樹脂を用いる場合には、シリコーン変性ポリアミドイミドを用いるのが好ましい。このシリコーン変性ポリアミドイミドは、シロキサン結合、イミド結合及びアミド結合を有する重合体であり、その製造方法には、

(1) シロキサン結合を有するジイミドジカルボン酸を含むジイミドジカルボン酸1aとジイソシアネート化合物1bとを反応させる方法、

(2) シロキサン結合を有するジアミンを含むジアミン化合物2aとトリカルボン酸クロライド2bとを反応させる方法、

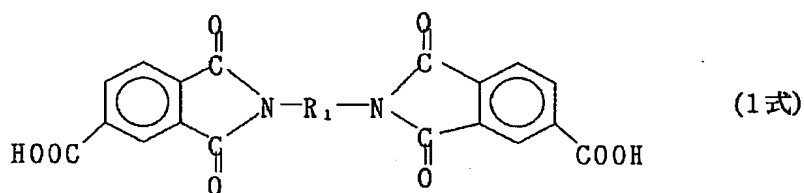
(3) シロキサン結合を有するジイソシアネートを含むジイソシアネート化合物3aとトリカルボン酸無水物3bとを反応さ

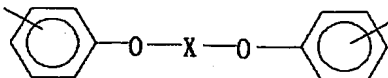
せる方法、

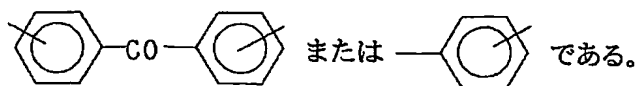
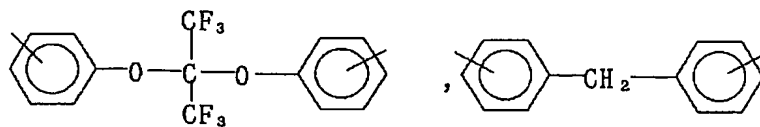
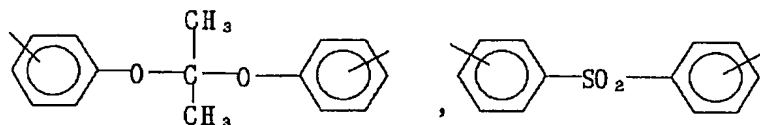
の 3 つの方法がある。

上記 (1) の方法により得られるシリコーン変性ポリアミドイミドについて詳述すると、シロキサン結合を有するジイミドジカルボン酸 1 a を含むジイミドジカルボン酸として、例えば、次の化合物がある。

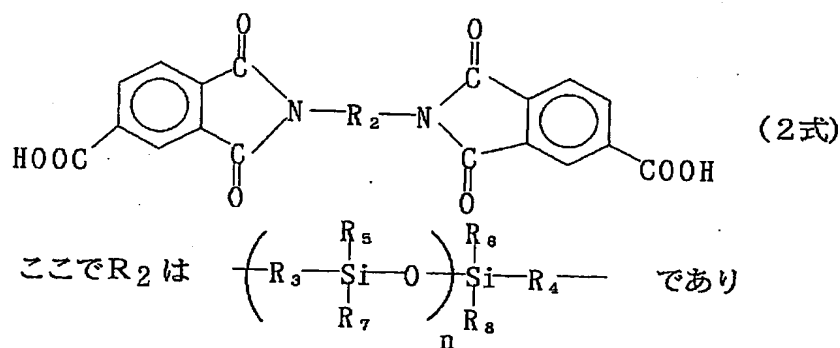
シロキサン結合を有するジイミドジカルボン酸以外のジイミドジカルボン酸のうちイミド基を連結する 2 価の残基が芳香族であるジイミドジカルボン酸の例としては、つぎの (1 式) 及び (2 式) のものが挙げられる。



ここで  $R_1$  は  であり、X は



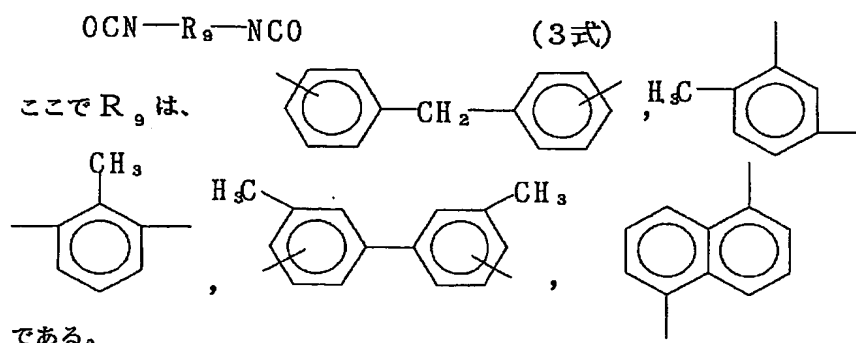
また、シロキサン結合を有するジイミドジカルボン酸の例として、1式において $R_1$ が2価の脂肪族基（酸素を含んでいてもよい）のものがある。2価の脂肪族基としては、プロピレン基、ヘキサメチレン基、オクタメチレン基、デカメチレン基、オクタデカメチレン基等のアルキレン基、アルキレン基の両端に酸素が結合した基などがある。



式中 $R_3$ 、 $R_4$ は2価の有機基を示し、 $R_5 \sim R_8$ はアルキル基、フェニル基又は置換フェニル基を示し、 $n$ は1～50の整数を示す。

上記の2価の有機基 $R_1$ 及び $R_2$ としては、プロピレン基等のアルキレン基、フェニレン基、アルキル基置換フェニレン基等が挙げられる。

また、ジイソシアネート化合物1aとしては、芳香族ジイソシアネート化合物として、つぎの(3式)のものが挙げられる。



また、R<sub>9</sub>としては、アルキレン基等の2価の脂肪族基又はシクロアルキレン基等の2価の脂環式基がある脂肪族ジイソシアネート化合物又は脂環式ジイソシアネート化合物がある。

シロキサン結合を有するジイミドジカルボン酸及びそれ以外のジイミドジカルボン酸は、それぞれ、シロキサン結合を有するジアミン化合物及びこれ以外のジアミンと無水トリメリット酸を反応させて得ることができる。

シロキサン結合を有するジイミドジカルボン酸及びそれ以外のジイミドジカルボン酸は混合物として使用することが好ましい。

シロキサン結合を有するジアミン化合物及びこれ以外のジアミンの混合物と無水トリメリット酸を反応させて得られるジイミドジカルボン酸混合物を使用することが特に好ましい。

シロキサン結合を有するジアミン化合物以外のジアミンとしては、芳香族ジアミンが好ましく、特に、芳香族環を3個以上有するジアミンが好ましい。シロキサン結合を有するジアミン化合物以外のジアミンのうち芳香族ジアミンが50～100モル%になるように使用することが好ましい。

また、(A) シロキサン結合を有するジアミン化合物以外の



ジアミン及び (B) シロキサンジアミンは (A) / (B) が 99.9 / 0.1 ~ 0.1 / 99.9 モル比) となるように使用することが好ましい。さらに、(A) シロキサン結合を有するジアミン化合物以外のジアミン及び (B) シロキサンジアミンと無水トリメリット酸は、(A) + (B) の合計 1 モルに対して無水トリメリット酸 2.05 ~ 2.20 の割合で反応させることが好ましい。

ジイソシアネート化合物としては、芳香族ジイソシアネート化合物が好ましく、ジイソシアネート化合物のうち芳香族ジイソシアネート化合物を 50 ~ 100 モル% 使用することが好ましい。

ジイミドジカルボン酸全体とジイソシアネート化合物とは前者 1 モルに対して後者 1.05 ~ 1.50 モルになるように反応させることが好ましい。

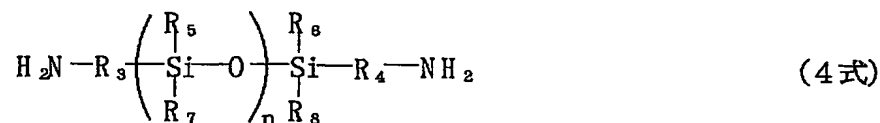
ジアミン化合物と無水トリメリット酸とは、非プロトン性極性溶媒の存在下に、50 ~ 90 °C で反応させ、さらに水と共沸可能な芳香族炭化水素を非プロトン性極性溶媒の 0.1 ~ 0.5 重量比で投入し、120 ~ 180 °C で反応を行い、イミドジカルボン酸とシロキサンジイミドジカルボン酸を含む混合物を製造し、これとジイソシアネート化合物との反応を行うことが好ましい。ジイミドジカルボン酸を製造した後、その溶液から芳香族炭化水素を除去することが好ましい。

イミドジカルボン酸とジイソシアネート化合物との反応温度は、低いと反応時間が長くなることや、高すぎるとイソシアネート同士で反応するのでこれらを防止するため、100 ~ 200 °C で反応させることが好ましい。

芳香族ジアミンとしては、フェニレンジアミン、ビス（４－アミノフェニル）メタン、２，２－ビス（４－アミノフェニル）プロパン、ビス（４－アミノフェニル）カルボニル、ビス（４－アミノフェニル）スルホン、ビス（４－アミノフェニル）エーテル等があり、特に、芳香族環を３個以上有するジアミンとしては、２，２－ビス〔４－（４－アミノフェノキシ）フェニル〕プロパン（以下、ＢＡＰＰと略す）、ビス〔４－（３－アミノフェノキシ）フェニル〕スルホン、ビス〔４－（４－アミノフェノキシ）フェニル〕スルホン、２，２－ビス〔４－（４－アミノフェノキシ）フェニル〕ヘキサフルオロプロパン、ビス〔４－（４－アミノフェノキシ）フェニル〕メタン、４，４’－ビス（４－アミノフェノキシ）ビフェニル、ビス〔４－（４－アミノフェノキシ）フェニル〕エーテル、ビス〔４－（４－アミノフェノキシ）フェニル〕ケトン、１，３－ビス（４－アミノフェノキシ）ベンゼン等がある。

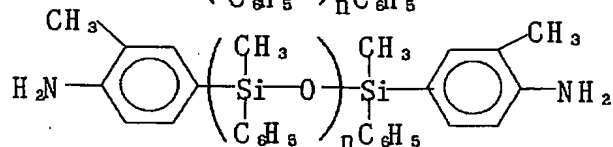
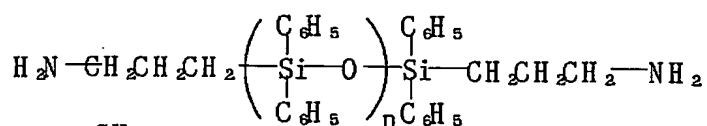
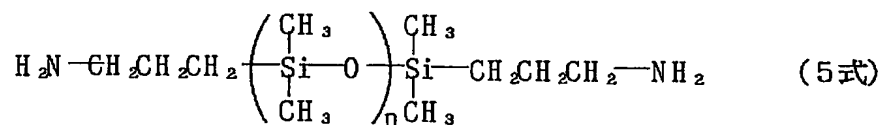
脂肪族ジアミンとしては、ヘキサメチレンジアミン、オクタメチレンジアミン、デカメチレンジアミン、オクタデカメチレンジアミン、末端アミノ化プロピレングリコール等がある。また、脂環式ジアミンとしては、１，４－ジアミノシクロヘキサン等がある。

シロキサンジアミンとしてはつぎの一般式（４式）で表されるものを用いることができる。



式中 $\text{R}_3$ ,  $\text{R}_4$  は2価の有機基を示し、 $\text{R}_5 \sim \text{R}_8$  はアルキル基、フェニル基又は置換フェニル基を示し、 $n$  は1～50の整数を示す。

このようなシロキサンジアミンとしては(5式)で示すものが挙げられる。これらの中でもジメチルシロキサン系両末端アミンであるアミノ変性反応性シリコーンオイルX-22-161AS(アミン当量450)、X-22-161A(アミン当量840)、X-22-161B(アミン当量1500)、以上信越化学工業株式会社製商品名、BY16-853(アミン当量650)、BY16-853B(アミン当量2200)以上東レダウコーニングシリコーン株式会社製商品名などが市販品として挙げられる。



( $n$  は1～50の整数を示す)

芳香族ジイソシアネートとして具体的には、4,4'-ジフェニルメタンジイソシアネート(以下MDIと略す)、2,4

ートリレンジイソシアネート、2, 6-ートリレンジイソシアネート、ナフタレン-1, 5-ジイソシアネート、2, 4-トリレンジアミナー等が例示できる。特にMDIは、分子構造においてイソシアネート基が離れており、ポリアミドイミドの分子中におけるアミド基やイミド基の濃度が相対的に低くなり、溶解性が向上するため好ましい。

脂肪族又は脂環式ジイソシアネートとしては、ヘキサメチレンジイソシアネート、イソホロンジイソシアネート、メチレンビス（シクロヘキシルジイソシアネート）等がある。

非プロトン性極性溶媒として、ジメチルアセトアミド、ジメチルホルムアミド、ジメチルスルホキシド、N-メチル-2-ピロリドン、4-ブチロラクトン、スルホラン、シクロヘキサノン等が例示できる。イミド化反応には、高温を要するため沸点の高い、N-メチル-2-メチルピロリドン（以下NMPと略す）が、特に好ましい。これらの混合溶媒中に含まれる水分量はTMAが水和して生成するトリメリット酸により、十分に反応が進行せず、ポリマの分子量低下の原因になるため0.2重量%以下で管理されていることが好ましい。また、非プロトン性極性溶媒は、特に制限されないが、芳香族環を3個以上有するジアミンとシロキサンジアミン及び無水トリメリット酸を合わせた重量の割合が、多いと無水トリメリット酸の溶解性が低下し十分な反応が行えなくなることや、低いと工業的製造法として不利であることから、10重量%～70重量%の範囲になることが好ましい。

水と共沸可能な芳香族炭化水素として、ベンゼン、キシレン、エチルベンゼン、トルエン等の芳香族炭化水素が例示でき、特

に沸点が比較的 low、作業環境上有害性の少ないトルエンが好ましく、使用量は、非プロトン性極性溶媒の 0.1 ~ 0.5 重量比 (10 ~ 50 重量%) の範囲が好ましい。

つぎに、前記 (2) の方法により得られるシリコーン変性ポリアミドイミドについて説明すると、シロキサン結合を有するジアミンを含むジアミン化合物 2a として、シロキサン結合を有するジアミン、前記 (5 式) で示される化合物がある。また、その他のジアミンとして、上述したジアミンも使用できる。

トリカルボン酸クロライド 2b には、トリメリット酸クロライド等があり、良く知られた酸クロライド法により製造することができる。

つぎに、前記 (3) の方法により得られるシリコーン変性ポリアミドイミドについて説明すると、3a シロキサン結合を有するジイソシアネートを含むジイソシアネート化合物として、シロキサン結合を有するジイソシアネート化合物、前記 (4 式) で示されるシロキサンジアミンに対応するジイソシアネート化合物、その他のジイソシアネート化合物として、前記したものを使用することができる。

トリカルボン酸無水物 3b には、無水トリメリット酸等があり、従来から良く知られたジアミン化合物とジイソシアネート化合物の反応により製造することができる。

また、絶縁基材として、ウイスカを含む樹脂組成物を用いてもよい。特に樹脂が単独でフィルム形成能を有しない場合、ウイスカを配合することが有効である。なお、ここでいうフィルム形成能とは、ワニスキャリアフィルムに塗工するときに、所定の厚さに制御することが容易であり、加熱乾燥して半硬化

状にした後の搬送、切断における作業性が良好であって、積層工程に用いた場合に樹脂の割れや欠落を生じにくく、その後の加熱加圧成形時に層間絶縁層の最小厚さを確保できることを言う。フィルム形成能を有しない樹脂は、通常、分子量が30,000を越えない程度の低分子量であることが多い。

具体的には、ガラスクロス基材に含浸させた熱硬化性樹脂が絶縁基材として好ましく、熱硬化性樹脂としては、例えば、エポキシ樹脂、ビストリアジン樹脂、ポリイミド樹脂、フェノール樹脂、メラミン樹脂、珪素樹脂、不飽和ポリエステル樹脂、シアン酸エステル樹脂、イソシアネート樹脂、又はこれらの変性樹脂等を使用することができる。

この中で、積層板の特性を向上する上で、特にエポキシ樹脂、ポリイミド樹脂、又はビストリアジン樹脂は好適である。

さらには、エポキシ樹脂としては、ビスフェノールF型エポキシ樹脂、ビスフェノールS型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂、ビスフェノールAノボラック型エポキシ樹脂、サリチルアルデヒドノボラック型エポキシ樹脂、ビスフェノールFノボラック型エポキシ樹脂、脂環式エポキシ樹脂、グリシジルエステル型エポキシ樹脂、グリシジルアミン型エポキシ樹脂、ヒダントイン型エポキシ樹脂、イソシアヌレート型エポキシ樹脂、脂肪族環状エポキシ樹脂、及び、これらのハロゲン化物、水素添加物、から選択された1以上のものを使用することができる。なかでも、ビスフェノールAノボラック型エポキシ樹脂と、サリチルアルデヒドノボラック型エポキシ樹脂は、耐熱性に優れ好ましい。

絶縁基材を構成する樹脂組成物に配合するウイスカは、電気絶縁性セラミック系ウイスカであり、弾性率が200 GPa以上であることが好ましい。200 GPa未満では、配線板材料あるいは配線板として用いたときに十分な剛性が得られない場合がある。

このようなものとして、例えば、硼酸アルミニウム、ウォラストナイト、チタン酸カリウム、塩基性硫酸マグネシウム、窒化ケイ素及び $\alpha$ -アルミナの中から選ばれた1以上のものを用いることができる。なかでも、硼酸アルミニウムウイスカと、チタン酸カリウムウイスカは、モース硬度が、一般的なプリプレグ基材に用いるEガラスとほぼ同等であり、従来のプリプレグと同様のドリル加工性を得ることができる。硼酸アルミニウムウイスカは、弾性率がほぼ400 GPaと高く、樹脂ワニスと混合し易く、さらに好ましい。

このウイスカの平均直径は、0.3  $\mu\text{m}$ ～3  $\mu\text{m}$ であることが好ましく、さらには、0.5  $\mu\text{m}$ ～1  $\mu\text{m}$ の範囲がさらに好ましい。このウイスカの平均直径が、0.3  $\mu\text{m}$ 以下であると、樹脂ワニスへの混合が困難となり、3  $\mu\text{m}$ を越えると、微視的な樹脂への分散が十分でなく、表面の凹凸が大きくなり好ましくない。

また、この平均直径と平均長さの比は、10以上であることが、さらに剛性を高めることができるため好ましく、20以上であればさらに好ましい。この比が10未満であると、繊維としての補強効果が小さくなる。この平均長さの上限は、100  $\mu\text{m}$ であり、さらに好ましくは50  $\mu\text{m}$ である。この上限を越えると、樹脂ワニス中への分散が困難となる他、2つの導体回

路に1つのウイスカが接触する確率が高くなり、ウイスカの繊維に沿って銅イオンのマイグレーションが発生する確率が高くなる。

また、配線基板の剛性、耐熱性及び耐湿性を高めるために、樹脂との濡れ性や結合性に優れたカップリング剤で表面処理した電気絶縁性のウイスカを使用することが好ましく、このようなカップリング剤として、シリコン系カップリング剤、チタン系カップリング剤、アルミニウム系カップリング剤、ジルコニウム系カップリング剤、ジルコアルミニウム系カップリング剤、クロム系カップリング剤、ボロン系カップリング剤、リン系カップリング剤、アミノ酸系カップリング剤等から選択して使用することができる。

このような樹脂の硬化剤としては、従来使用しているものが使用でき、樹脂がエポキシ樹脂の場合、例えば、ジシアンジアミド、ビスフェノールA、ビスフェノールF、ポリビニルフェノール、ノボラック樹脂、ビスフェノールAノボラック樹脂、並びにこれらのフェノール樹脂のハロゲン化物等を使用できる。なかでも、ビスフェノールAノボラック樹脂は、耐熱性に優れ好ましい。

この硬化剤の前記樹脂に対する割合は、従来使用している割合でよく、樹脂100重量部に対して、2～100重量部の範囲が好ましく、さらには、ジシアンジアミドでは、2～5重量部、それ以外の硬化剤では、30～80重量部の範囲が好ましい。

硬化促進剤としては、樹脂がエポキシ樹脂の場合、イミダゾール化合物、有機リン化合物、第3級アミン、第4級アンモニ



ウム塩等を用いることができる。

この硬化促進剤の前記樹脂に対する割合は、従来使用している割合でよく、樹脂 100 重量部に対して、0.01～20 重量部の範囲が好ましく、0.1～1.0 の範囲がより好ましい。

これらは、溶剤に希釈して用い、この溶剤には、アセトン、メチルエチルケトン、トルエン、キシレン、メチルイソブチレン、酢酸エチル、エチレングリコールモノメチルエーテル、メタノール、エタノール、N，N－ジメチルホルムアミド、N，N－ジメチルアセトアミド等を使用できる。

この希釈剤の前記樹脂に対する割合は、従来使用している割合でよく、樹脂 100 重量部に対して、1～200 重量部の範囲が好ましく、30～100 重量部の範囲がさらに好ましい。

熱硬化性樹脂とウイスカの割合は、硬化した樹脂中のウイスカの体積分率が 5 %～50 % の範囲となるように調整することが好ましい。硬化した樹脂中のウイスカの体積分率が 5 % 未満であると、銅箔付プリプレグ（銅箔／熱硬化性樹脂層）が切断時に樹脂が細かく碎けて飛散するなど、取扱いが著しく困難な場合があり、配線板としたときに剛性が低くなる。一方ウイスカの体積分率が 50 % を越えると、加熱加圧成形時の穴や回路間隙への埋め込みが不十分となり、成形後にボイドやかすれを発生し、絶縁性が低下する場合がある。また、樹脂とウイスカの割合は、硬化した樹脂中のウイスカの体積分率は、20～40 % であることが、さらに好ましい。

本発明に用いられる絶縁基材は、例えば、樹脂と溶剤からなるワニスにウイスカを混合し、攪拌によりウイスカをワニス中に均一に分散させ、それを銅箔などの支持部材の片面に塗工し、

加熱乾燥により溶剤を除去するとともに樹脂を半硬化状にして形成できる。

支持部材に上述の樹脂組成物を塗布して絶縁基材を形成する場合、樹脂組成物の塗布方法は特に限定されるものではないが、例えば、ブレードコータ、ロッドコータ、ナイフコータ、スクイズコータ、リバーロールコータ、トランスファロールコータ等の支持部材（例えば銅箔）と平行な面方向にせん断力を負荷できるか、又は、銅箔の面に垂直な方向に圧縮力を負荷できる塗布方法を採用することができる。

本発明の配線基板では、絶縁基材の導体部材が露出していない面に支持部材を設けることができる。ここで用いられる支持部材は、ある程度の剛性があれば、その材質は特に限定されるものではないが、例えば、金属、樹脂及びセラミックのうちの少なくともいずれかを含むことができる。本発明における支持部材としては、特に金属板又はプラスチック板が好適である。

金属板としては、銅板、鉄板、アルミニウム板やそれらの金属の合金板が経済的に好ましい。また、プラスチック板としては、熱硬化性樹脂板、熱可塑性樹脂板などを用いることができる。

ここで熱硬化性樹脂には、フェノール樹脂、尿素樹脂、メラミン樹脂、アルキド樹脂、アクリル樹脂、不飽和ポリエステル樹脂、ジアリルフタレート樹脂、エポキシ樹脂、シリコーン樹脂、シクロペンタジエンから合成した樹脂、トリス（2-ヒドロキシエチル）イソシアヌレートを含む樹脂、芳香族ニトリルから合成した樹脂、3量化芳香族ジシアナミド樹脂、トリアリルトリメタクリレートを含む樹脂、フラン樹脂、ケトン樹脂、

キシレン樹脂、縮合多環芳香族を含む熱硬化性樹脂などを用いることができる。

熱可塑性樹脂としては、ポリエチレン、ポリプロピレンや、4-メチルペンテン-1樹脂、ポリブテン-1樹脂、及び高圧法エチレンコポリマーなどのポリオレフィン樹脂、スチレン系樹脂、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリビニルアルコール、ポリアクリロニトリル、ポリアクリル酸系プラスチック、ジエン系プラスチック、ポリアミド、ポリエステル、ポリカーボネート、ポリアセタール、フッ素系樹脂、ポリウレタン系プラスチック、及び、ポリスチレン系熱可塑性エラストマ、ポリオレフィン系熱可塑性エラストマ、ポリウレタン系熱可塑性エラストマ、ポリエステル系熱可塑性エラストマ、ポリアミド系熱可塑性エラストマ、低結晶性1,2-ポリブタジエン、塩素化ポリマ系熱可塑性エラストマ、フッ素系熱可塑性エラストマ、あるいはイオン架橋熱可塑性エラストマなどの熱可塑性エラストマなどを用いることができる。

さらに、これらの樹脂を、ガラスファイバやセルロースなどの絶縁性のファイバで織った布、織っていない紙に含浸したもの、ガラスチョップトストランドや絶縁性ウイスカなどの短繊維を混合したもの、又は、フィルム状に成型したものを、支持部材として用いてもよい。

本発明における配線部材は、1層の配線層のみからなっているてもよく、複数の配線層と、該配線層間を絶縁するための層間絶縁層と、層間絶縁層内に設けられた、配線層間を接続するためのバイアホールとを備える多層配線構造体であってもよい。配線層は、複数の回路を備えることができ、通常、銅箔等の導

体膜をエッチング等によりパターン化して形成することができる。また、配線部材として多層配線構造体を形成する場合、その形成方法は特に限定されるものでなく、配線層の形成、層間絶縁層の形成及びバイアホールの形成を所定回数繰り返すといった、通常の薄膜プロセスを用いることができる。なお、配線層の形成は、例えば、配線層となる導体層の表面に所定のパターンの金めっき層を形成した後、この金めっき層をエッチングレジストとして導体層をエッチングしてパターン化することによって行ってもよい。

本発明の配線基板では、導体部材が絶縁基材に埋め込まれている。導体部材の厚さは、 $0.01\text{ mm} \sim 0.15\text{ mm}$ であることが好ましく、絶縁基材の厚さと導体部材の厚さとの差は、 $0\text{ mm}$ より大きく $0.1\text{ mm}$ 以下であることが好ましい。導体部材の厚さが $0.01\text{ mm}$ 未満では、これに半導体素子を搭載して最終的に得られる半導体装置における絶縁基材の厚さが十分な絶縁性が得られる程厚くできない場合があり、 $0.15\text{ mm}$ より厚いと、導体部材の形成精度が十分でない場合がある。また、絶縁基材の厚さと導体部材の厚さとの差は、導体部材の一端が絶縁基材に被覆される程度であれば足り、 $0.1\text{ mm}$ を超えると、導体部材を露出させるための研磨量が大きすぎて工業的な生産効率を悪化させる場合がある。なお、絶縁基材裏面に支持部材が設けられている場合には、導体部材と絶縁基材の厚さが同じ（すなわち、導体部材が絶縁基材を貫通している状態）であってもよい。

導体部材が絶縁基材内に埋め込まれている本発明の配線基板では、絶縁基材が比較的厚い状態で半導体素子の搭載等の工程

に供することができることから、それらの工程や搬送時等に附加される応力等に耐える十分な強度を得ることができる。特に、絶縁基材裏面（表裏のうち配線部材が設けられていない側の面）に支持部材を設ければ、強度が増すため好ましい。絶縁基材裏面に支持部材が設けられている本発明の配線基板を用いれば、配線部材や絶縁基材が薄くても、それらの工程や搬送時等に附加される応力等に耐える十分な強度を得ることができる。

さらに本発明の配線基板によれば、素子搭載後に絶縁基材の一部を除去し、導体部材を露出させて外部電極とすることから、最終的に得られる半導体装置における絶縁基材の厚さを薄くすることができ、パッケージの小型化に資することができる。

また、本発明の配線基板を用いて半導体装置を作製する場合、絶縁基材から端部を露出させた導体部材を外部電極として用いるため、この外部電極端部に、配線を露出させることなくバンブを形成することができる。

本発明の配線基板は、表裏一方の面に突起状の導体部材を設けた配線部材と、絶縁基材とを、導体部材を内側にして対向させて積層させる積層工程を備える配線基板の製造方法によって作製することができる。また、本発明の配線基板は、表裏一方の面に突起状の導体部材を設けた導体層と、絶縁基材とを、導体部材を内側にして対向させて積層させる積層工程、及び、導体層の不要な箇所を除去して配線層を形成する配線層形成工程を備える配線基板の製造方法によって作製することができる。

絶縁基材と配線部材との接着は、例えば、熱硬化性樹脂組成物からなる硬化前の接着剤を絶縁基材として用い、これを配線部材に重ね合わせて加熱加圧して硬化させるといった手法をと

ることができる。絶縁基材として用いる硬化前の接着剤に自己支持性がない場合には、支持部材表面に硬化前の接着剤を成膜して、これを絶縁基材とすればよい。この場合には、支持部材、絶縁基材、配線部材がこの順で積層され、絶縁基材中に導体部材が埋め込まれた配線基板が得られる。

なお、配線基板に支持部材が設けられている場合には、積層工程を、配線層／導体層の導体部材が設けられた面と、絶縁基材の支持部材が設けられていない面とを対向させて積層させる工程とすればよい。

また、配線層／導体層が薄すぎて自己支持性がない場合などには、配線層／導体層の他方の面（すなわち導体部材が設けられていない面）に仮支持板を設けてもよい。このようにする場合、本発明の配線基板製造方法は、積層工程の後に、仮支持板を除去する工程をさらに備えることが望ましい。

本発明における導体部材は、配線層／導体層表面に設けられた突起状部材である。この導体部材は、めっきにより形成してもよく、導体膜の一部を除去することにより形成してもよい。

また、本発明の配線基板製造方法は、導体板の一部を除去することにより配線層及び／又は導体部材を形成するエッチング工程を、さらに備えていてもよい。この場合、導体板としては、この順で積層された第1の導体層、第2の導体層及び第3の導体層からなる積層板を用いることができる。このような3層積層板を用いる場合、エッチング工程は、第1の導体層の一部をエッチングして配線層を形成する配線層形成工程と、第3の導体層の一部をエッチングして導体部材を形成する導体部材形成工程と、第2の導体層の露出箇所をエッチング除去するエッチ

ングバリア除去工程とを備えることが望ましい。ここで配線層形成工程は、第1の導体層表面に金めっきパターンを形成し、該めっきパターンをエッチングレジストとして上記第1の導体層をエッチングすることにより配線層を形成する工程とすることができる。

また、本発明の配線基板製造方法は、導体板の一部を除去することにより導体部材を形成する導体部材形成工程を、さらに備えていてもよい。この場合、導体板としては、この順で積層された第1の導体層、第2の導体層及び第3の導体層からなる積層板を用いることができる。このような3層積層板を用いる場合、導体部材形成工程は、第3の導体層の一部をエッチングして上記導体部材を形成する工程と、第2の導体層の露出箇所をエッチング除去する工程とを備えることが望ましい。

本発明の配線基板は、半導体素子を搭載して樹脂封止型半導体装置を製造するのに特に適している。そこで本発明では、上述した本発明の配線基板の配線層表面に半導体素子を搭載する搭載工程、半導体素子と配線層表面の配線とを電氣的に接続する接続工程、及び、絶縁基材の一部を除去して上記導体部材の少なくとも一部を露出させる絶縁基材除去工程を備える半導体装置の製造方法、並びに、該方法により製造された半導体装置が提供される。本発明の製造方法により作製された半導体装置では、導体部材は半導体装置の外部電極（外部接続端子）として機能する。

なお、配線基板が支持部材を備える場合、上述した本発明の半導体装置の製造方法は、支持部材の少なくとも一部を除去して絶縁基材の少なくとも一部を露出させる支持部材除去工程を

さらに備えることが望ましい。この支持部材除去工程における上記支持部材の除去は、例えば、研磨、化学エッチング及び機械加工の少なくともいずれかにより行うことができる。

また、絶縁基材除去工程における上記絶縁基材の除去は、研磨、レーザ照射及びエッチングの少なくともいずれかにより行うことができる。

絶縁基材の除去によって少なくとも一部が露出した導体部材は、外部電極として機能する。このため、絶縁基材除去工程の後に、導体部材の露出箇所に、金めっき層を形成する工程、及び／又は、導体部材の露出箇所に、はんだボールを形成する工程をさらに設けてもよい。金めっき層を形成する場合、その下地としてニッケルめっきを行ってもよい。

本発明では、一つの配線基板に複数の半導体素子を搭載してもよく、半導体素子のほかに受動部品をさらに搭載してもよい。半導体素子と配線層の配線との接続は、ワイヤボンディングによって行ってもよく、また、素子の bumps を直接配線に接続するフリップ素子接続により行ってもよい。

本発明の半導体装置の製造方法は、半導体素子を封止部材により覆って封止する封止工程をさらに備えることが望ましい。この場合、封止部材を研磨して半導体素子の少なくとも一部（例えば背面）を露出させる工程をさらに備えることが望ましい。このように半導体素子の一部が露出していれば、放熱特性に優れる半導体装置が得られる。

本発明の半導体装置は、具体的には、例えばつぎのようにして得ることができる。すなわち、まず、支持部材である金属板に、将来外部電極となる柱状の導体部材を形成した導体層（例



えば金属層)を、導体部材が支持部材に接するように重ねて、絶縁基材である接着性樹脂を介して貼り合わせる。次に、金属層の不要部分を除去して複数の回路を含む配線層からなる配線部材を形成する。これにより、本発明の半導体素子搭載用配線基板が得られる。なお、層間絶縁層を介しながら配線層を複数積層して、配線部材が多層配線を含むようにしてもよい。続いて、得られた配線基板に半導体素子を搭載し、配線層の回路に半導体素子を電氣的に接続した後、半導体素子を樹脂封止（モールド封止）し、支持部材を除去することにより、樹脂封止型半導体装置が得られる。

また、外部電極となる柱状の導体部材を、比較的厚い金属層の片面から、導体部材となる箇所以外の箇所を厚さ方向に部分的にエッチング除去して導体部材を形成した後、この導体部材を形成した金属層と支持部材とを、導体部材が支持部材に接するようにして重ね合わせ、絶縁基材である接着性樹脂を介して貼り合わせ、導体部材を形成した金属層のエッチングされずに残っている厚さ部分の金属層の不要箇所をエッチング除去して配線層からなる配線部材を形成することにより、本発明の半導体素子搭載用配線基板を得ることもできる。上述の場合と同様、得られた配線基板に半導体素子を搭載し、配線層の回路に半導体素子を電氣的に接続した後、半導体素子を樹脂封止（モールド封止）し、支持部材を除去することにより、樹脂封止型半導体装置が得られる。

この方法の場合、上述の比較的厚い金属層として、配線層となる第1の導体層と、導体部材となる第3の導体層と、第1及び第3の導体層とはエッチング条件の異なる第2の導体層とを、

第1の導体層／第2の導体層／第3の導体層の順に積層した積層膜を用いることもできる。すなわち、この3層積層膜の第3の導体層の不要箇所を除去して、外部電極となる柱状の導体部材を形成し、これによって露出した第2の導体層をエッチング除去した後、この導体部材を形成した3層積層膜と支持部材とを、導体部材が支持部材に接するように重ね、絶縁基材である接着性樹脂を介して貼り合わせ、第1の導体層の不要箇所を除去して複数の回路を含む配線層からなる配線部材を形成することにより、本発明の半導体素子搭載用配線基板を得ることができる。上述の場合と同様、得られた配線基板に半導体素子を搭載し、配線層の回路に半導体素子を電氣的に接続した後、半導体素子を樹脂封止（モールド封止）し、支持部材を除去することにより、樹脂封止型半導体装置が得られる。

このように、支持部材を備える配線基板を用いて半導体装置を作製する場合には、通常、素子搭載後に支持部材を除去した後、絶縁基材の表面を研磨すれば、導体部材端部を容易に露出させることができる。また、支持部材を除去した後、埋包された導体部材にレーザを照射してその一部を露出させるようにしてもよい。

本発明では、導体部材を備えない本発明の配線基板を用いて半導体装置を製造することもできる。すなわち、配線部材と絶縁基材と支持部材とがこの順で積層されてなる配線基板を用い、その配線基板上に半導体素子を搭載し、半導体素子と配線部材表面の配線とを電氣的に接続し、支持部材の少なくとも一部を除去して絶縁基材の少なくとも一部を露出させ、絶縁基材の少なくとも一部を除去し貫通孔を形成して配線の少なくとも一部

を露出させ、当該貫通孔を導体で充填して配線に接続した導体部材を形成することにより半導体装置を得ることができる。

なお、貫通孔の形成は、研磨、エッチング、レーザ加工などどのような方法により行っても構わない。例えばレーザを照射して貫通孔をあける場合にも、レーザの種類は特に限定されるものではなく、炭酸ガスレーザ、UV-YAGレーザ等を適宜用いることができる。

孔あけ条件は、絶縁基材及び配線層の厚さ及び材質により適宜調整すればよく、実験的に求めるのが好ましい。照射するレーザのエネルギー量としては、0.001W～1Wの範囲内であって、レーザ発振用の電源をパルス状に印加し、一度に大量のエネルギーが集中しないよう制御することが望ましい。

なお、レーザは、配線部材の配線に達する貫通孔をあけ、しかも孔径をできるだけ小さくするために、レーザ発振用の電源を駆動するパルス波形デューティー比で1/1000～1/10の範囲で、1～20ショット（パルス）照射することが好ましい。波形デューティー比が1/1000未満であると孔をあけるのに時間がかかりすぎ効率的でなく、1/10を越えると照射エネルギーが大きすぎて穴径が1mm以上に大きくなり実用的でない場合がある。ショット（パルス）数は、穴内の接着剤が内層回路に達するところまで蒸発できるようにする数を実験的に求めればよく、1ショット未満では穴があけられず、20ショットを越えると、1ショットのパルスの波形デューティー比が1/1000近くであっても穴径が大きくなり実用的でない場合がある。

このようにして貫通孔を形成した後、貫通孔内の接着剤のか

すを除去するためにデスミア処理を行うことが望ましい。このデスミア処理は、一般的な酸性の酸化性粗化液やアルカリ性の酸化性粗化液を用いることができる。例えば、酸性の酸化性粗化液としては、クロム／硫酸粗化液があり、アルカリ性の酸化粗化液は過マンガン酸カリウム粗化液等を用いることができる。

また、接着剤を酸化性の粗化液で粗化した後、絶縁樹脂表面の酸化性粗化液を化学的に中和することが望ましいが、これも一般的な手法を取り入れることができる。例えば、クロム／硫酸粗化液を用いたときには、亜硫酸水素ナトリウム 10 g / 1 を用いて室温で 5 分間処理し、また、過マンガン酸カリウム粗化液を用いたときには、硫酸 150 ml / 1 と過酸化水素水 15 ml / 1 の水溶液に室温で 5 分間浸漬して中和を完了させるなどである。

## 実施例

### < 実施例 1 >

本実施例では、図 1 a ～ 図 1 g に示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ 0.035mm の電解銅箔の表裏一方の面に 0.001mm の厚さのニッケル層（図示せず）をめっきした後、その表面に厚さ 0.009mm の銅膜をめっきした。次に、電解銅箔の他方の面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、バンプのパターンを形成し、電解銅箔をアルカリエッチャントでエッ

チングして高さ0.035mmのバンプ（導体部材）3を形成した後、レジストを剥離し、露出したニッケル層を銅のエッチング速度が遅いニッケルエッチング液により除去した。

続いて、得られたバンプ3付き銅膜と、支持部材である厚さ0.050mmの金属シート1（ステンレススチールSUS304）とを、絶縁基材である厚さ0.05mmの接着剤2（日立化成工業（株）製SPAI）を介して、バンプ3が接着剤2に埋め込まれるようにプレスラミネートした。

次に、銅メッキ膜に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させ、現像して、配線めっき用のレジストパターンを形成した後、これに厚さ0.003mm以上のニッケル（図示せず）と、厚さ0.0003mm以上の純度99.9%以上の金（図示せず）とをめっきし、アルカリエッチャントで銅をエッチングして配線パターンからなる配線層である配線部材4を得た。これにより、図1aに示す配線基板110が得られた。

続いて、バンプ3を内蔵した配線4を有する配線基板110上に、LSI（大規模集積回路）素子6を、半導体用の非導電性の接着剤フィルム（ダイボンド材）5を用いて搭載した後（図1b）、LSI素子の端子と配線端子4とをワイヤ100により接続した（図1c）。

このようにして形成した組立体を、トランスファモールド金型にセットして半導体封止樹脂7（日立化成工業（株）製CEL-400）により封止し、金属シート1をエッチングして除去して接着剤2の表面を露出させた後（図1e）、接着剤表面を研磨して、バンプの頂上を露出させた（図1f）。

最後に、露出したバンプの頂部にはんだボール 8 を配置しリフローし、図 1 g に示す樹脂封止型半導体装置 1 2 0 を得た。はんだボール 8 は、L S I 素子 6 の内側に配置されるファンインタイプである。得られた半導体装置 1 2 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### < 実施例 2 >

本実施例では、図 2 a ～図 2 f に示すようにして、樹脂封止型半導体装置を作製した。

実施例 1 と同様にして、金属支持部材 1 と配線 4 とバンプ 3 とを備える配線基板 1 1 0 を作製し（図 2 a）、この基板 1 1 0 の配線 4 上に、端子部に金バンプ 2 0 0 を備える L S I 素子 6 を搭載して、金バンプ 2 0 0 と配線 4 とを、熱圧着により相互接続させた後（図 2 b）、L S I 素子 6 と配線基板との間に、液状エポキシ樹脂（アンダーフィル材） 1 1 をフィルして硬化させた（図 2 c）。

このようにして作製された組立て体をトランスファモールド金型に装着し、半導体封止エポキシ樹脂 7（日立化成工業

（株）製 CEL400）で封止した後（図 2 d）、金属支持部材である金属シート 1 のみを酸系エッチング液で除去し、接着剤 2 を露出させた。

続いて、絶縁基材である接着剤層 2 を、バンプ 3 の頂上が露出するように機械的に研磨した後（図 2 e）、はんだボール 8 をバンプ 3 の頂上に配置して、その位置に再溶融し、図 2 f に示す樹脂封止型半導体装置 1 3 0 を得た。得られた半導体装置 1 3 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

### ＜実施例 3＞

本実施例では、図 3 a ～図 3 f に示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ**0.020mm**の電解銅箔の片面に、厚さ**0.001mm**のニッケル層（図示せず）をめっきにより成膜し、このニッケル層表面に、厚さ**0.012mm**の銅層をめっきにより成膜した。次に、電解銅箔の他方の面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、バンプ 3 のエッチングパターンを形成した後、アルカリエッチング液でエッチングして、導体部材であるバンプ 3（高さ**0.020mm**）を形成した。

続いて、得られたバンプ 3 付き銅膜と、厚さ**0.100mm**の金属シート 1（ステンレススチール SUS304）とを、絶縁基材である厚さ**0.030mm**の接着剤 2（日立化成工業（株）製 SPAI）を介して、バンプ 3 が接着剤 2 に埋まるようにプレス積層した。

次に、銅膜表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、配線 4 のエッチングパターンを形成した後、アルカリエッチング液でエッチングして、配線 4 を形成した。続いて、レジストを除去し、ニッケル選択エッチング液によってニッケル層を除去した。

次に、配線 4 上に液状コーティング樹脂をスクリーン印刷法によって塗布して、配線 4 の接続部位を露出させるように絶縁層（ソルダレジスト）10を形成した後、配線 4 の露出箇所に、**0.003mm**以上のニッケル膜（図示せず）と、純度**99.9%**以上、厚さ**0.0003mm**以上の金膜（図示せず）とを順次めっきにより積

層した。これにより、図 3 a に示す配線基板 3 0 0 が得られた。

続いて、得られた配線基板 3 0 0 の絶縁層 1 0 表面に、半導体用銀ペースト 5 を用いて L S I 素子 6 を搭載し（図 3 b）、L S I 素子 6 の端子と配線 4 とをボンディングワイヤ 1 0 0 によって接続した（図 3 c）。

このようにして形成した組立体をトランスファモールド金型にセットし、半導体封止樹脂 7（日立化成工業（株）製 CEL-400）により封止した（図 3 d）。その後、支持部材である金属シート 1 をエッチングして除去し、接着剤 2 の表面を露出させ（図 3 e）、露出した接着剤 2 表面を研磨して、バンプ 3 の頂上を露出させた。

最後に、はんだボール 8 をバンプ 3 の頂上に配置してリフローし、図 3 f に示す樹脂封止型半導体装置 3 1 0 を得た。得られた半導体装置 3 1 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### <実施例 4>

本実施例では、図 4 a ～図 4 g に示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ 0.035mm の電解銅箔の片面に、厚さ 0.001mm のニッケル層（図示せず）をめっきし、このニッケル層表面に厚さ 0.009mm の銅膜をめっきした。次に、電解銅箔の他方の面に感光性ドライフィルムレジスト（フォテック RY-3025、日立化成工業（株）製）をラミネートし、露光して現像し、バンプ 3 のエッチングパターンを形成した。続いて、アルカリエッチング液で銅箔をエッチングしてバンプ 3 を形成した後、レジストを除去し、ニッケル選択エッチング液によってニッケル層を除去



した。

次に、得られたバンプ 3 付き銅膜と、厚さ 0.100mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.040mm の接着剤 2（日立化成工業（株）製 SPAI）を介して、バンプ 3 が接着剤 2 に埋まるようにプレス積層した。続いて、銅膜表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、パッド 4 a のエッチングパターンを形成した後、アルカリエッチング液で銅膜をエッチングして配線層を構成するパッド 4 a を形成した。続いて、レジストを除去し、ニッケル選択エッチング液によりニッケル層を除去した後、パッド 4 a 表面に、0.003mm 以上のニッケル膜（図示せず）と、純度 99.9% 以上、厚さ 0.0003mm 以上の金膜（図示せず）とを、順次めっきした。これにより、図 4 a に示す配線基板 4 0 0 が得られた。

続いて、得られた配線基板 4 0 0 の絶縁基材である接着剤 2 表面に、半導体用銀ペースト 5 を用いて L S I 素子 6 を搭載し（図 4 b）、L S I 素子 6 の端子と配線 4 とをボンディングワイヤ 1 0 0 によって接続した（図 4 c）。

このようにして形成した組立体をトランスファモールド金型にセットし、半導体封止樹脂 7（日立化成工業（株）製 CEL-400）により封止した（図 4 d）。その後、支持部材である金属シート 1 をエッチングして除去し、接着剤 2 の表面を露出させ（図 4 e）、露出した接着剤 2 表面を研磨して、バンプ 3 の頂上を露出させた（図 4 f）。

最後に、はんだボール 8 をバンプ 3 の頂上に配置してリフローし、図 4 g に示す樹脂封止型半導体装置 4 1 0 を得た。なお、

はんだボール 8 は L S I 素子 6 の外側に配置されるファンアウトタイプである。得られた半導体装置 4 1 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### < 実施例 5 >

本実施例では、図 5 a ～図 5 f に示すようにして、樹脂封止型半導体装置を作製した。

まず、実施例 1 と同様にして配線基板 5 0 0 を作製した。ただし、実施例 1 では、バンプ 3 を配線 4 の内側領域（すなわち、素子搭載領域に近い側の配線部分）に形成したが、本実施例では、図 5 a に示すように、バンプ 3 を配線 4 の外側領域（すなわち、素子搭載領域から遠い側の配線部分）に形成した。

続いて、配線基板 5 0 0 の素子搭載領域に、半導体用非導電性フィルム 5 a を介して L S I 素子 6 を搭載した後（図 5 b）、L S I 素子 6 の端子と配線 4 の接続領域とをボンディングワイヤ 1 0 0 によって接続した（図 5 c）。なお、本実施例では、配線 4 の接続領域はバンプ 3 よりも内側（すなわち素子 6 に近い側）に設けられている。

このようにして形成した組立体をトランスファモールド金型にセットし、半導体封止樹脂 7（日立化成工業（株）製 CEL-400）により封止した（図 5 d）。その後、支持部材である金属シート 1 をエッチングして除去し、接着剤 2 の表面を露出させ、露出した接着剤 2 表面を研磨して、バンプ 3 の頂上を露出させた（図 5 e）。

最後に、はんだボール 8 をバンプ 3 の頂上に配置してリフローし、図 5 f に示す樹脂封止型半導体装置 5 1 0 を得た。なお、はんだボール 8 は L S I 素子 6 の外側に配置されるファンアウト

トタイプである。得られた半導体装置 5 1 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### <実施例 6>

本実施例では、図 6 a ～図 6 g に示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ 0.018mm の電解銅箔の片面に、厚さ 0.001mm のニッケル層（図示せず）をめっきした後、該ニッケル層表面に、厚さ 0.009mm の銅膜をめっきした。次に、銅めっき膜の表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、配線 2 1 のエッチングパターンを形成した後、アルカリエッチング液で銅めっき膜をエッチングして、配線 2 1 を形成した。

得られた配線 2 1 付き電解銅箔と、厚さ 0.025mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.025mm の接着剤 2（日立化成工業（株）製 SPAI）を介して、配線 2 1 が接着剤 2 に埋まるようにプレス積層した。

次に、銅箔のみをアルカリエッチャントでエッチングしてニッケル層を露出させ、該ニッケル層を銅のエッチング性が少ないニッケル剥離液で除去して、銅配線 2 1 を露出させた後、銅配線 2 1 表面に、0.003mm 以上のニッケル膜と、純度 99.9% 以上、厚さ 0.0003mm 以上の金膜とをめっきにより形成した。これにより、図 6 a に示す半導体素子搭載用配線基板 6 0 0 が得られた。

続いて、得られた配線基板 6 0 0 の絶縁基材側表面に、半導体用非導電性フィルム 5 a を用いて L S I 素子 6 を搭載し（図 6 b）、L S I 素子 6 の端子と配線 4 とをボンディングワイヤ

100によって接続した（図6c）。

このようにして形成した組立体をトランスファモールド金型にセットし、半導体封止樹脂7（日立化成工業（株）製CEL-400）により封止した（図6d）。その後、支持部材である金属シート1をエッチングして除去し、接着剤2の表面を露出させ（図6e）、接着剤2の所定箇所にレーザを照射して貫通孔61をあけ、配線21の一部を露出させた（図6f）。

最後に、はんだを貫通孔61の底部にある配線21の露出箇所に配置してリフローした。これにより、貫通孔61内にはんだが充填された導体部材62が形成されるとともに、その端部にはんだボール8が形成され、図6gに示す樹脂封止型半導体装置610が得られた。なお、はんだボール8はLSI素子6の内側に配置されるファンインタイプである。得られた半導体装置610では、配線21は導体部材62とはんだボール8とを介して外部の配線に接続される。

#### <実施例7>

本実施例では、図7a～図7gに示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ0.050mmの金属シート1（ステンレススチールSUS304）と、厚さ0.012mmの銅箔とを、厚さ0.025mmの接着剤フィルム2（日立化成工業（株）製SPAI）を介してプレス積層した。次に、銅箔の表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させて、現像し、配線4を形成するためのめっきレジストパターンを形成した。

続いて、銅箔の露出箇所に、厚さ0.003mm以上のニッケル膜

と、厚さ0.0003mm以上、純度99.9%以上の金膜とをめっきにより順次積層した後、めっきレジストを剥離し、金めっきをエッチングレジストとしてアルカリエッチャントで銅をエッチングして、配線パターン4を得た。これにより、図7aに示す配線基板700が得られた。

この配線基板700を用い、実施例2と同様にして、端子部に金バンプ200を備えるLSI素子6を搭載し、金バンプ200と配線4とを、熱圧着により相互接続させた後（図7b）LSI素子6と配線基板との間に液状エポキシ樹脂11を充填して硬化させ（図7c）、半導体封止エポキシ樹脂（日立化成工業（株）製CEL400）で封止した（図7d）。

その後、支持部材である金属シート1をエッチングして除去し、接着剤2の表面を露出させ（図7e）、接着剤2の所定箇所にレーザを照射して貫通孔61をあけ、配線4の一部を露出させた（図7f）。

最後に、はんだを貫通孔61の底部にある配線4の露出箇所に配置してリフローした。これにより、貫通孔61内にはんだが充填された導体部材62が形成されるとともに、その端部にはんだボール8が形成され、図7gに示す樹脂封止型半導体装置710が得られた。なお、はんだボール8はLSI素子6の内側に配置されるファンインタイプである。得られた半導体装置710では、配線4は導体部材62とはんだボール8とを介して外部の配線に接続される。

#### <実施例8>

本実施例では、図8a～図8fに示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ0.012mmの銅箔に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させ、現像して、バンプ3のめっきレジストパターンを形成した。次に、銅箔の露出箇所に、硫酸銅めっき浴により銅めっきを行った後、めっきレジストを剥離して、めっきバンプ3を得た。

得られたバンプ3付き銅箔と、厚さ0.050mmの金属シート1（ステンレススチールSUS304）とを、厚さ0.05mmの接着剤2（日立化成工業（株）製SPAI）を介して、接着剤2にバンプ3を埋め込むようにプレスラミネートした。引き続いて、銅箔側に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させ、現像して、配線4用のめっきレジストパターンを形成した。

次いで、銅箔の露出箇所に、厚さ0.003mm以上のニッケル膜と、厚さ0.0003mm以上、純度99.9%以上の金膜をめっきにより順次積層した後、アルカリエッチャントで銅箔をエッチングして、配線パターン4を得た。これにより、図8aに示すバンプ3が絶縁基材2に埋め込まれた配線基板800が得られた。

続いて、得られた配線基板800の絶縁基材側表面に、半導体用非導電性接着剤フィルム5aを用いてLSI素子6を搭載し（図8b）、LSI素子6の端子と配線4とをボンディングワイヤ100によって接続した（図8c）。

このようにして形成した組立体をトランスファモールド金型にセットし、半導体封止樹脂7（日立化成工業（株）製CEL-400）により封止した（図8d）。その後、支持部材である金属シート1をエッチングして除去し、接着剤2の表面を露出させ、

露出した接着剤 2 表面を研磨して、パンプ 3 の頂上を露出させた（図 8 e）。

最後に、はんだボール 8 をパンプ 3 の頂上に配置してリフローし、図 8 f に示す樹脂封止型半導体装置 8 1 0 を得た。なお、はんだボール 8 は L S I 素子 6 の内側と外側とに配置されるファンインアウトタイプである。得られた半導体装置 8 1 0 では、配線 4 はパンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### < 実施例 9 >

本実施例では、図 9 a ～図 9 g に示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ 0.035mm の電解銅箔の片面に、0.001mm の厚さのニッケル層（図示せず）をめっきし、このニッケル層表面に厚さ 0.009mm の銅膜をめっきした。次に、電解銅箔表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、パンプ 3 形成用のエッチングレジストパターンを形成した。次に、電解銅箔をアルカリエッチャントでエッチングして、高さ 0.035mm のパンプ 3 を形成した後、レジストを剥離し、露出したニッケルを銅のエッチング速度が遅いニッケルエッチング液により除去した。

続いて、得られたパンプ 3 付き銅膜と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、パンプ 3 が接着剤 2 に埋め込まれるようにプレスラミネートした。その後、銅膜側に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させ、現像して、

配線 4 形成用のめっきレジストパターンを形成し、銅膜の露出箇所に、厚さ 0.003mm 以上のニッケル膜と厚さ 0.0003mm 以上、純度 99.9% 以上の金膜を順次めっきした。次いで、めっきレジストを剥離した後、アルカリエッチャントで銅をエッチングして配線パターン 4 を得た。これにより図 9 a に示すバンプ 3 が絶縁基材 2 に埋め込まれた配線基板 9 0 0 が得られた。

続いて、得られた配線基板 9 0 0 の絶縁基材側表面に、それぞれ半導体用非導電性接着剤フィルム 5 a を用いて複数の L S I 素子 6 を搭載し（図 9 b）、各 L S I 素子 6 の端子と配線 4 とをボンディングワイヤ 1 0 0 によって接続した（図 9 c）。

このようにして形成した組立体をトランスファモールド金型にセットし、すべての素子 6 を半導体封止樹脂 7（日立化成工業（株）製 CEL-400）により一括封止した後（図 9 d）、支持部材である金属シート 1 をエッチングして除去し、接着剤 2 の表面を露出させた（図 9 e）。

続いて、露出した接着剤 2 表面を研磨してバンプ 3 の頂上を露出させ、はんだボール 8 をバンプ 3 の頂上に配置してリフローした（図 9 f）。なお、はんだボール 8 は L S I 素子 6 の内側に配置されるファンインタイプである。最後に、封止済み組立て体 9 1 0 を個片に切り分けて、図 9 g に示す複数の樹脂封止型半導体装置 9 2 0 を得た。得られた半導体装置 9 2 0 では、配線 4 はバンプ 3 とはんだボール 8 とを介して外部の配線に接続される。

#### < 実施例 1 0 >

本実施例では、図 1 0 a ～図 1 0 f に示すようにして、樹脂封止型半導体装置を作製した。



まず、厚さ0.035mmの電解銅箔の片面に0.001mmの厚さのニッケル層（図示せず）をめっきした後、このニッケル層表面に、厚さ0.009mmの銅をめっきした。次に、電解銅箔表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させ、現像して、バンプ3形成用のエッチングレジストパターンを形成した。次に、電解銅箔をアルカリエッチャントでエッチングして、高さ0.035mmのバンプ3を形成した後、レジストを剥離し、露出したニッケルを銅のエッチング速度が遅いニッケルエッチング液により除去した。

続いて、得られたバンプ3付き銅膜と、厚さ0.050mmの金属シート1（ステンレススチールSUS304）とを、厚さ0.05mmの接着剤2（日立化成工業（株）製SPAI）により、バンプ3が接着剤2に埋め込まれるようにプレスラミネートした。

次に、銅膜表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させ、現像して、配線4形成用のめっきレジストパターンを形成した。続いて、銅膜の露出箇所に、厚さ0.003mm以上のニッケル膜と、厚さ0.0003mm以上、純度99.9%以上の金膜を順次めっきし、めっきレジストを剥離した後、アルカリエッチャントで銅をエッチングして、配線パターン4を得た。これにより、図10aに示すバンプ3が絶縁基材2に埋め込まれた配線基板1000が得られた。

続いて、得られた配線基板1000の絶縁基材側表面に、それぞれ半導体用非導電性接着剤フィルム5aを用いて複数のLSI素子6を搭載し（図10b）、各LSI素子6の端子と配線4とをボンディングワイヤ100によって接続した（図10

c)。

このようにして形成した組立体をトランスファモールド金型にセットし、すべての素子6を半導体封止樹脂7（日立化成工業（株）製CEL-400）により一括封止した後（図10d）、支持部材である金属シート1をエッチングして除去し、接着剤2の表面を露出させ、露出した接着剤2表面を研磨してバンプ3の頂上を露出させた（図10e）。

最後に、はんだボール8をバンプ3の頂上に配置してリフローした後、封止済み組立て体を個片に切り分けて、図10fに示す複数の半導体装置1010を得た。はんだボール8はLSI素子6の内側及び外側に配置されるファンインアウトタイプである。得られた半導体装置1010では、配線4はバンプ3とはんだボール8とを介して外部の配線に接続される。

#### <実施例11>

本実施例では、図11a～図11fに示すようにして、樹脂封止型半導体装置を作製した。

まず、厚さ0.035mmの電解銅箔の片面に0.001mmの厚さのニッケル層（図示せず）をめっきした後、このニッケル層表面に、厚さ0.009mmの銅をめっきした。次に、電解銅箔表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテックRY-3025）をラミネートし、露光させて現像し、バンプ3形成用のエッチングレジストパターンを形成した。続いて、銅をアルカリエッチャントでエッチングして高さ0.035mmのバンプ3を形成した後、レジストを剥離し、露出したニッケルを銅のエッチング速度が遅いニッケルエッチング液により除去した。

次に、得られたバンプ3付き銅膜と、厚さ0.050mmの金属シ

ート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 3 が接着剤 2 に埋め込まれるようにプレスラミネートした。

続いて、銅膜表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用のめっきレジストパターンを形成した後、銅膜の露出箇所に、厚さ 0.003mm 以上のニッケル膜と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜とを、順次めっきして積層した。次に、レジストパターンを剥離した後、アルカリエッチャントで銅をエッチングして、配線パターン 4 を得た。これにより、図 1 1 a に示すバンプ 3 を絶縁基材 2 に内蔵する配線基板 1 1 0 0 が得られた。

続いて、得られた配線基板 1 1 0 0 の絶縁基材側表面に、それぞれ半導体用非導電性接着剤フィルム 5 a を用いて複数の L S I 素子 6 を搭載し（図 1 1 b）、各 L S I 素子 6 の端子と配線 4 とをボンディングワイヤ 1 0 0 によって接続した（図 1 1 c）。

このようにして形成した組立体をトランスファモールド金型にセットし、すべての素子 6 を半導体封止樹脂 7（日立化成工業（株）製 CEL-400）により一括封止した後（図 1 1 d）、支持部材である金属シート 1 をエッチングして除去し、接着剤 2 の表面を露出させ、露出した接着剤 2 表面を研磨してバンプ 3 の頂上を露出させた（図 1 1 e）。

最後に、露出したバンプ 3 の頂部にニッケル金をフラッシュめっきし、端子 9 を形成した後、封止済み組立て体を個片に切り分けて、図 1 1 f に示す複数の半導体装置 1 1 1 0 を得た。

端子 9 は L S I 素子 6 の内側及び外側に配置されるファンインアウトタイプである。得られた半導体装置 1 1 1 0 では、配線 4 はバンプ 3 と端子 9 とを介して外部の配線に接続される。

#### <実施例 1 2>

本実施例では、図 1 2 a ～図 1 2 g に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 3 1 の片面に 0.001mm の厚さのニッケル層 3 2 をめっきした後、このニッケル層表面に、厚さ 0.009mm の銅膜 3 3 をめっきした（図 1 2 a）。次に、電解銅箔 3 1 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、バンプ 4 2 形成用のエッチングパターン 3 4 を形成した（図 1 2 b）。続いて、銅箔をアルカリエッチャントでエッチングして、高さ 0.035mm のバンプ 4 2 を形成した後（図 1 2 c）、レジスト 3 4 を剥離し、露出したニッケル 3 2 を銅のエッチング速度が遅いニッケルエッチング液により除去した（図 1 2 d）。

次に、得られたバンプ 4 2 付き銅膜 3 3 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 4 2 を埋め込むようにしてプレスラミネートした。

続いて、銅膜 3 3 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用めっきレジストパターン 3 7 を形成した後、銅膜 3 3 の露出箇所に、厚さ 0.003mm 以上のニッケル膜 3 5 と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜 3 6

とを、順次めっきにより積層した。次いで、めっきレジスト 37 を剥離した後、アルカリエッチャントで銅膜 33 の露出箇所をエッチング除去して、銅箔 33、ニッケル膜 35 及び金膜 36 からなる 3 層構造の配線パターン 4 を得た。これにより、図 12g に示す配線基板 1200 が得られた。

#### < 実施例 13 >

本実施例では、図 13a ～図 13g に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 41 の片面に 0.001mm の厚さのニッケル層 32 をめっきした後、このニッケル層 32 の表面に、感光性ドライフィルムレジスト（日立化成工業（株）製フォテック H-9050）をラミネートし、露光させて現像し、バンプ 43 形成用のめっきレジストパターン 44 を形成した（図 13b）。続いて、ニッケル層 32 の露出箇所に、厚さ 0.035mm の銅膜をめっきしてバンプ 43 を形成した後（図 13c）、レジスト 44 を剥離し、露出したニッケル層 32 を銅のエッチング速度が遅いニッケルエッチング液により除去した（図 13d）。

次に、得られたバンプ 43 付き銅箔 41 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 43 が接着剤 2 に埋め込まれるようにプレスラミネートした（図 13e）。

引き続き、銅箔 41 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用めっきレジストパターン 37 を形成した後、銅箔 41 の露出箇所に、厚さ 0.003mm 以上のニ

ッケル膜 3 5 と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜 3 6 とを、順次めっきして積層した（図 1 3 f）。次いで、めっきレジスト 3 7 を剥離した後、アルカリエッチャントで銅箔 4 1 をエッチングして、銅箔 3 3、ニッケル膜 3 5 及び金膜 3 6 からなる 3 層構造の配線パターン 4 を得た。これにより、図 1 3 g に示す配線基板 1 3 0 0 が得られた。

#### < 実施例 1 4 >

本実施例では、図 1 4 a ～図 1 4 g に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 3 1 の片面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック H-9050）をラミネートし、露光させて現像し、バンプ 4 3 形成用めっきレジストパターン 4 4 を形成した（図 1 4 b）。続いて、銅箔 3 1 の露出箇所に、厚さ 0.035mm の銅膜をめっきにより形成してバンプ 4 3 を得た後（図 1 4 c）、レジスト 4 4 を剥離した（図 1 4 d）。

次に、得られたバンプ 4 3 付き銅箔 3 1 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 4 3 が接着剤 2 に埋め込まれるようにプレスラミネートした（図 1 4 e）。

引き続き、銅箔 3 1 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用のめっきレジストパターン 3 7 を形成した後、銅箔 3 1 の露出箇所に、厚さ 0.003mm 以上のニッケル膜 3 5 と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜

3 6 とを、順次めっきして積層した（図 1 4 f）。次いで、めっきレジスト 3 7 を剥離した後、アルカリエッチャントで銅箔 3 1 の露出箇所をエッチング除去して、銅箔 3 1、ニッケル膜 3 5 及び金膜 3 6 からなる 3 層構造の配線パターン 4 を得た。これにより、図 1 4 g に示す配線基板 1 4 0 が得られた。

#### < 実施例 1 5 >

本実施例では、図 1 5 a ～図 1 5 g に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 3 1 の片面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、バンプ 4 0 形成用のエッチングレジストパターン 3 4 を形成した（図 1 5 b）。続いて、銅箔 3 1 を 0.030mm の深さにエッチングしてバンプ 4 0 を形成した後（図 1 5 c）、レジスト 3 4 を剥離した（図 1 5 d）。

次に、得られたバンプ 4 0 付き銅箔 3 1 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 4 0 が接着剤 2 に埋め込まれるようにプレスラミネートした（図 1 5 e）。

引き続き、銅箔 3 1 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用のめっきレジストパターン 3 7 を形成した後（図 1 5 f）、銅箔 3 1 の露出箇所に、厚さ 0.003mm 以上のニッケル膜と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜とを、順次めっきして積層した。次いで、めっきレジスト 3 7 を剥離した後、銅箔 3 1 の露出箇所をアルカ

リエッチャントでエッチングして、銅箔 3 1、ニッケル膜 3 5 及び金膜 3 6 からなる 3 層構造の配線パターン 4 を得た。これにより、図 1 5 g に示す配線基板 1 5 0 が得られた。

#### < 実施例 1 6 >

本実施例では、図 1 6 a ～図 1 6 h に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 3 1 の片面に、0.001mm の厚さのニッケル層 3 2 をめっきした後、このニッケル層 3 2 の表面に厚さ 0.009mm の銅膜 3 3 をめっきした（図 1 6 a）。次に、銅膜 3 3 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用のエッチングレジストパターン 3 7 を形成した後（図 1 6 b）、銅膜 3 3 の露出箇所をエッチング除去し、レジストパターン 3 7 を剥離して配線 4 を形成した（図 1 6 c）。

次に、配線 4 と配線 4 の間で露出したニッケル層 3 2 との表面に、感光性ドライフィルムレジスト（日立化成工業（株）製フォテック H-9050）をラミネートし、露光させて現像し、バンプ 4 6 形成用のめっきレジストパターン 3 4 を形成した後（図 1 6 d）、配線 4 の露出箇所に厚さ 0.035mm の銅をめっきし、バンプ 4 6 を形成し（図 1 6 e）、レジスト 3 4 を剥離した。

続いて、得られた配線 4 及びバンプ 4 6 付き銅箔 3 1 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンプ 4 6 を接着剤 2 に埋め込むようにプレスラミネートした後（図 1 6 g）、銅箔 3 1 をアルカリエッチャントでエッチン



グしてニッケル層 3 2 を露出させ、この露出したニッケル層 3 2 を銅のエッチング速度が遅いニッケルエッチング液により除去した。次いで、配線 4 表面に厚さ 0.003mm 以上のニッケル膜（図示せず）と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜（図示せず）とをめっきした。これにより、図 1 6 h に示す配線基板 1 6 0 が得られた。

#### < 実施例 1 7 >

本実施例では、図 1 7 a ～図 1 7 e に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ 0.035mm の電解銅箔 3 1 の片面に 0.001mm の厚さのニッケル層 3 2 をめっきした後、このニッケル層 3 2 表面に厚さ 0.009mm の銅膜 3 3 をめっきした。次に、電解銅箔 3 1 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、バンパ 3 形成用のエッチングレジストパターンを形成した。続いて、銅箔 3 1 の露出箇所をアルカリエッチャントでエッチングして、高さ 0.035mm のバンパ 3 を形成した後、レジストを剥離した。

次に、得られたバンパ 3 つき銅膜 3 3 と、厚さ 0.050mm の金属シート 1（ステンレススチール SUS304）とを、厚さ 0.05mm の接着剤 2（日立化成工業（株）製 SPAI）により、バンパ 3 を接着剤 2 に埋め込むようにプレスラミネートした。

引き続き、銅膜 3 3 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用のエッチングレジストパターンを形成した後、銅膜 3 3 の露出箇所をアルカリエッチャントでエッチングして 1 層目の配線 4 を形成し、露出したニッケル

層 3 2 を選択的にエッチング除去した（図 1 7 a）。

次に、配線 4 を覆うようにRCC(樹脂コート銅箔)4 6 を積層して樹脂層 3 9 及び銅層 4 5 を形成した後（図 1 7 b）、銅層 4 5 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、ビアホール 4 8 用貫通孔 4 7 のエッチングレジストパターンを形成した。

続いて、露出した銅層 4 5 を酸エッチャントでエッチングし、さらに樹脂層 3 9 にCO<sub>2</sub>レーザで孔開けして、1 層目の配線 4 に達する直径0.15mmの貫通孔 4 7 を銅層 4 5 及び樹脂層 3 9 に形成した後、貫通孔 4 7 内のクリーニングを通常の方法で行い、貫通孔 4 7 内壁に厚さ0.015mmで銅めっき膜 4 9 を形成してビアホール 4 8 を形成した（図 1 7 d）。

次に、銅めっき膜 4 9 表面に感光性ドライフィルムレジスト（日立化成工業（株）製フォテック RY-3025）をラミネートし、露光させて現像し、配線 4 形成用エッチングレジストパターンを形成した後、露出箇所の銅層 4 9, 4 5 をアルカリエッチャントでエッチングして銅層 4 9, 4 5 からなる 2 層目の配線 4 を形成した。次いで、2 層目の配線 4 の表面に厚さ0.003mm以上のニッケル膜（図示せず）と、厚さ0.0003mm以上、純度99.9%以上の金膜（図示せず）とをめっきした。これにより、図 1 7 e に示す配線基板 1 7 0 が得られた。

#### < 実施例 1 8 >

本実施例では、図 1 8 a ～図 1 8 e に示すようにして、半導体素子搭載用配線基板を作製した。

まず、厚さ0.035mmの電解銅箔 3 1 の片面に0.001mmの厚さ

のニッケル層 3 2 をめっきした後、このニッケル層 3 2 の表面に、厚さ 0.009mm の銅膜 3 3 をめっきした (図 1 8 a)。次に、銅膜 3 3 表面に感光性ドライフィルムレジスト (日立化成工業 (株) 製フォテック RY-3025) をラミネートし、露光させて現像し、配線 4 形成用のエッチングレジストパターンを形成した。続いて、銅膜 3 3 の露出箇所をアルカリエッチャントでエッチングして 1 層目の配線 4 を形成した後、レジストを剥離した (図 1 8 b)。

次に、得られた配線 4 付き銅箔 3 1 の表面に、配線 4 を覆うように、RCC (樹脂コート銅箔) 4 6 を積層して、樹脂層 3 9 及び銅層 4 5 を形成した (図 1 8 c)。続いて、銅層 4 5 表面に感光性ドライフィルムレジスト (日立化成工業 (株) 製フォテック RY-3025) をラミネートし、露光させて現像し、ビアホール 4 8 形成用貫通孔 4 7 のエッチングレジストパターンを形成した。次に、銅層 4 5 の露出箇所を酸エッチャントでエッチングし、さらに樹脂層 3 9 に CO<sub>2</sub> レーザで孔開けして、1 層目の配線 4 に達する直径 0.15mm の貫通孔 4 7 を銅層 4 5 及び樹脂層 3 9 に形成した後 (図 1 8 d)、貫通孔 4 7 内のクリーニングを通常の方法で行い、貫通孔 4 7 内壁に厚さ 0.015mm で銅めっき膜 4 9 を形成してビアホール 4 8 を形成した (図 1 8 e)。

次に、銅めっき膜 4 9 表面及び銅箔 3 1 表面に感光性ドライフィルムレジスト (日立化成工業 (株) 製フォテック RY-3025) をラミネートし、露光させて現像し、配線 4 形成用エッチングレジストパターン及びパンプ 3 形成用エッチングレジストパターンを形成した。

続いて、露出箇所の銅層 4 9, 4 5 及び銅箔 3 1 をアルカリエッチャントでエッチングして銅層 4 9, 4 5 からなる 2 層目の配線 4 するとともに、バンプ 3 を形成し、さらにニッケルの露出箇所を選択エッチングして除去した後、レジストを剥離した (図 1 8 f)。

次いで、得られたバンプ 3 付き配線部材と、厚さ 0.050mm の金属シート 1 (ステンレススチール SUS304) とを、厚さ 0.05mm の接着剤 2 (日立化成工業 (株) 製 SPAI) により、バンプ 3 を接着剤 2 に埋め込むようにプレスラミネートした。続いて、2 層目の配線 4 の表面に厚さ 0.003mm 以上のニッケル膜 (図示せず) と、厚さ 0.0003mm 以上、純度 99.9% 以上の金膜 (図示せず) とをめっきした。これにより、図 1 8 g に示す配線基板 1 8 0 が得られた。

#### 産業上の利用可能性

上述のように、本発明によれば、小型化、高集積度化に柔軟に対応することができる半導体装置を、生産性良くかつ安定的に製造することができる。

## 請求の範囲

## 1. 絶縁基材と、

上記絶縁基材の表裏一方の面に設けられた配線を有する配線部材と、

上記絶縁基材内に埋め込まれた導体部材とを備え、

上記導体部材の一端は上記絶縁基材表面に露出して上記配線に接続しており、他端は上記絶縁基材内に埋め込まれている配線基板。

## 2. 上記絶縁基材は、エポキシ樹脂硬化物又はポリアミドイミド樹脂硬化物を含む請求項1記載の配線基板。

## 3. 絶縁基材と、

上記絶縁基材の表裏一方の面に設けられた配線を有する配線部材と、

上記絶縁基材の他方の面に設けられた支持部材と、

上記絶縁基材内に埋め込まれた、上記配線に接続した導体部材とを備える配線基板。

## 4. 上記支持部材は、金属、樹脂及びセラミックのうちの少なくともいずれかを含む請求項3記載の配線基板。

## 5. 上記配線部材は、

複数の配線層と、

上記配線層間を絶縁するための層間絶縁層と、

上記層間絶縁層内に設けられた、上記配線層間を接続するためのバイアホールとを備える請求項 1 ～ 4 のいずれかに記載の配線基板。

6. 上記導体部材の厚さは、 $0.01\text{ mm} \sim 0.15\text{ mm}$ であり、

上記絶縁基材の厚さと上記導体部材の厚さとの差は、 $0.1\text{ mm}$ 以下である請求項 1 ～ 5 のいずれかに記載の配線基板。

7. 第 1 の面に突起状の導体部材を設けた配線部材と、絶縁基材とを、上記導体部材を内側にして対向させて積層させる積層工程を備える請求項 1 ～ 6 のいずれかに記載された配線基板の製造方法。

8. 上記絶縁基材の表裏一方の面には支持部材が設けられており、

上記積層工程は、上記配線部材の上記導体部材が設けられた面と、上記絶縁基材の上記支持部材が設けられていない面とを対向させて積層させる工程である請求項 7 記載の配線基板の製造方法。

9. 上記配線部材の第 2 の面には仮支持板が設けられており、  
上記積層工程の後、上記仮支持板を除去する工程をさらに備える請求項 7 又は 8 記載の配線基板の製造方法。

10. 上記配線部材の上記面に上記導体部材をめっきにより

形成する工程を、さらに備える請求項 7～9 のいずれかに記載の配線基板の製造方法。

1 1. 上記配線部材の上記第 1 の面に設けられた導体膜の一部を除去することにより上記導体部材を形成する工程を、さらに備える請求項 7～9 のいずれかに記載の配線基板の製造方法。

1 2. 導体板の一部を除去することにより上記配線部材及び上記導体部材を形成するエッチング工程を、さらに備える請求項 7～9 のいずれかに記載の配線基板の製造方法。

1 3. 上記導体板は、この順で積層された第 1 の導体層、第 2 の導体層及び第 3 の導体層からなり、

上記エッチング工程は、

上記第 1 の導体層の一部をエッチングして上記配線部材を形成する配線部材形成工程と、

上記第 3 の導体層の一部をエッチングして上記導体部材を形成する導体部材形成工程と、

上記第 2 の導体層の露出箇所をエッチング除去するエッチングバリア除去工程とを備える請求項 1 2 記載の配線基板の製造方法。

1 4. 上記配線部材形成工程は、上記第 1 の導体層表面に金めっきパターンを形成し、該めっきパターンをエッチングレジストとして上記第 1 の導体層をエッチングすることにより上記配線部材を形成する工程である請求項 1 3 記載の配線基板の製

造方法。

15. 表裏一方の面に突起状の導体部材を設けた導体層と、絶縁基材とを、上記導体部材を内側にして対向させて積層させる積層工程、及び、

上記導体層の不要な箇所を除去して配線部材を形成する配線部材形成工程を備える請求項1～6のいずれかに記載された配線基板の製造方法。

16. 上記配線部材形成工程は、上記導体層表面に金めっきパターンを形成し、該めっきパターンをエッチングレジストとして上記導体層をエッチングすることにより、上記不要な箇所を除去して上記配線部材を形成する工程である請求項15記載の配線基板の製造方法。

17. 上記絶縁基材の表裏一方の面には支持部材が設けられており、

上記積層工程は、上記導体層の上記導体部材が設けられた面と、上記絶縁基材の上記支持部材が設けられていない面とを対向させて積層させる工程である請求項15記載の配線基板の製造方法。

18. 上記導体層の他方の面には仮支持板が設けられており、  
上記積層工程の後、上記仮支持板を除去する工程をさらに備える請求項15～17のいずれかに記載の配線基板の製造方法。



19. 上記導体層の上記面に上記導体部材をめっきにより形成する工程を、さらに備える請求項15～18のいずれかに記載の配線基板の製造方法。

20. 上記導体層の上記面に設けられた導体膜の一部を除去することにより上記導体部材を形成する導体部材形成工程を、さらに備える請求項15～18のいずれかに記載の配線基板の製造方法。

21. 上記導体部材形成工程は、

この順で積層された第1の導体層、第2の導体層及び第3の導体層からなる導体板の、該第3の導体層の一部をエッチングして上記導体部材を形成する工程と、

上記第2の導体層の露出箇所をエッチング除去する工程とを備える請求項20記載の配線基板の製造方法。

22. 配線部材と、絶縁基材と、支持部材とをこの順で積層させる積層工程を備える請求項3記載の配線基板の製造方法。

23. 請求項1, 2, 5及び6のいずれかに記載の配線基板の上記配線部材表面に半導体素子を搭載する搭載工程と、

上記半導体素子と上記配線部材表面の配線とを電氣的に接続する接続工程と、

上記絶縁基材の一部を除去して上記導体部材の少なくとも一部を露出させる絶縁基材除去工程とを備える半導体装置の製造方法。

24. 請求項3又は4に記載の配線基板の上記配線部材表面に半導体素子を搭載する搭載工程と、

上記半導体素子と上記配線部材表面の配線とを電氣的に接続する接続工程と、

上記支持部材の少なくとも一部を除去して上記絶縁基材の少なくとも一部を露出させる支持部材除去工程と、

上記絶縁基材の少なくとも一部を除去して上記導体部材の少なくとも一部を露出させる絶縁基材除去工程とを備える半導体装置の製造方法。

25. 請求項3に記載の配線基板の配線部材側表面に半導体素子を搭載する搭載工程と、

上記半導体素子と上記配線部材表面の配線とを電氣的に接続する接続工程と、

上記支持部材の少なくとも一部を除去して上記絶縁基材の少なくとも一部を露出させる支持部材除去工程と、

上記絶縁基材の少なくとも一部を除去して貫通孔を形成し、上記配線の少なくとも一部を露出させる絶縁基材除去工程と、

上記貫通孔を導体で充填して上記配線に接続した導体部材を形成する導体部材形成工程とを備える半導体装置の製造方法。

26. 上記搭載工程における搭載は、接着剤を介して行われる、請求項23～25のいずれかに記載の半導体装置の製造方法。

27. 上記支持部材除去工程における上記支持部材の除去は、研磨、化学エッチング及び機械加工の少なくともいずれかにより行われる、請求項24又は25記載の半導体装置の製造方法。

28. 上記絶縁基材除去工程における上記絶縁基材の除去は、研磨、レーザ照射及びエッチングの少なくともいずれかにより行われる、請求項23～27のいずれかに記載の半導体装置の製造方法。

29. 上記絶縁基材除去工程の後に、  
上記導体部材の露出箇所に、金めっき層を形成する工程をさらに備える請求項23～27のいずれかに記載の半導体装置の製造方法。

30. 上記絶縁基材除去工程の後に、  
上記導体部材の露出箇所に、はんだボールを形成する工程をさらに備える請求項23～27のいずれかに記載の半導体装置の製造方法。

31. 上記搭載工程は、  
一つの上記配線基板に、複数の上記半導体素子を搭載する工程である、請求項23～27のいずれかに記載の半導体装置の製造方法。

32. 上記搭載工程は、  
一つの上記配線基板に、上記半導体素子のほかに、受動部品

をさらに搭載する工程である、請求項 23～27 のいずれかに記載の半導体装置の製造方法。

33. 上記半導体素子を封止部材により覆って封止する封止工程をさらに備える、請求項 23～27 のいずれかに記載の半導体装置の製造方法。

34. 上記封止部材を研磨して上記半導体素子の少なくとも一部を露出させる工程をさらに備える、請求項 33 記載の半導体装置の製造方法。

35. 請求項 23～34 のいずれかの方法により製造された半導体装置。

1/18

図1a

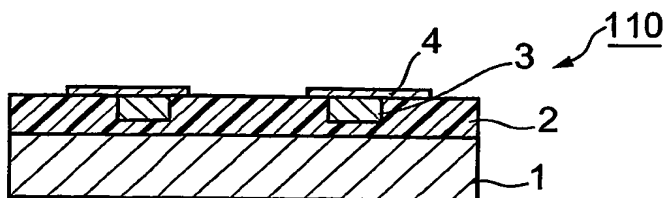


図1b

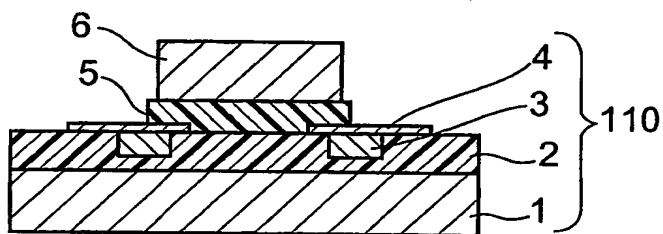


図1c

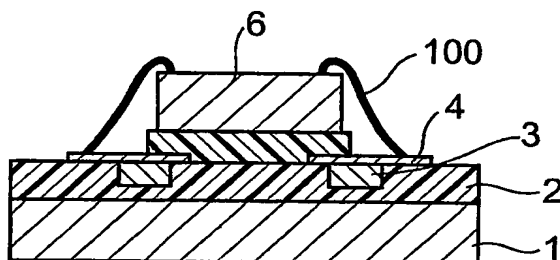


図1d

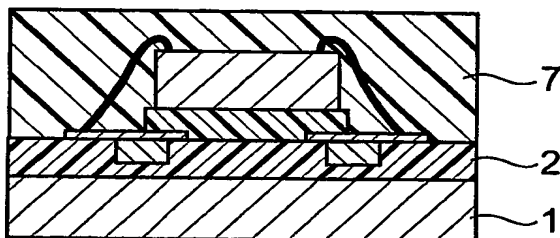


図1e

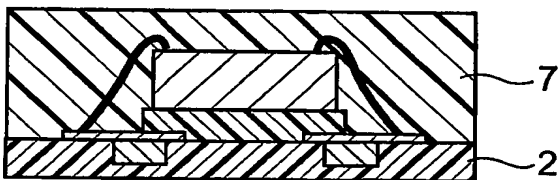


図1f

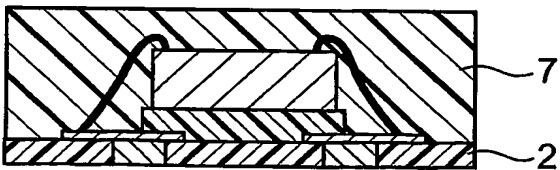
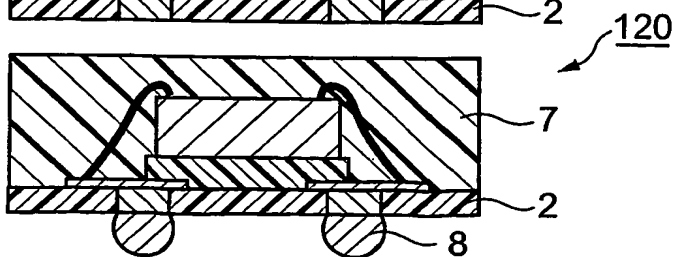


図1g



2/18

図2a

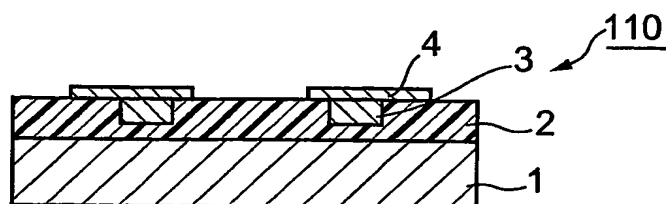


図2b

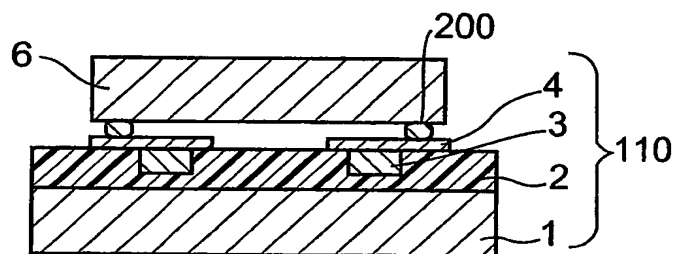


図2c

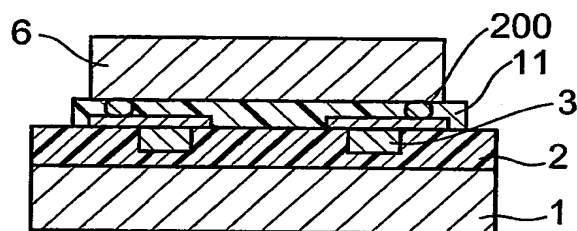


図2d

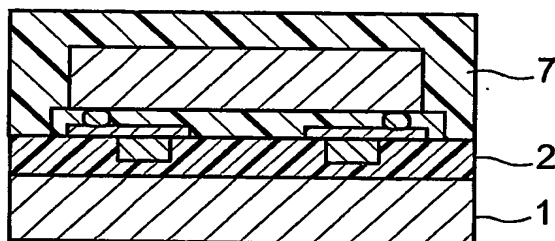


図2e

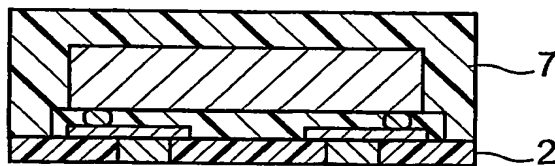


図2f

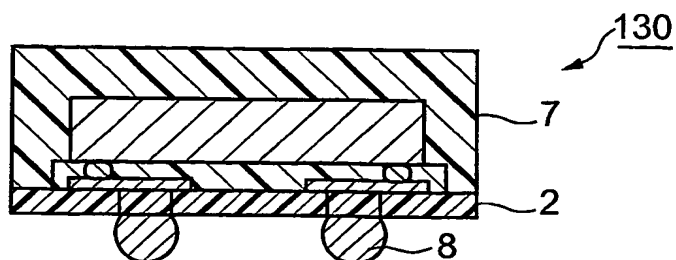


図3a

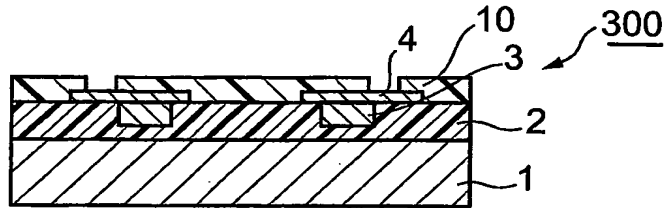


図3b

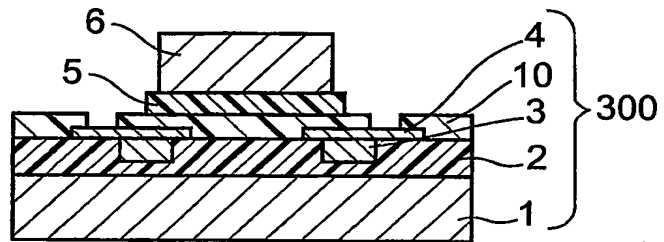


図3c

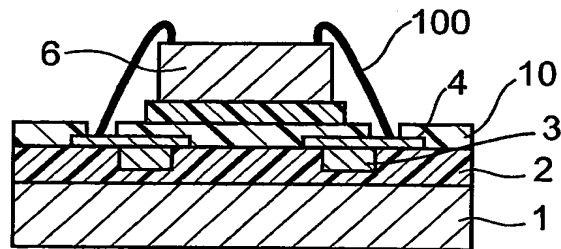


图3d

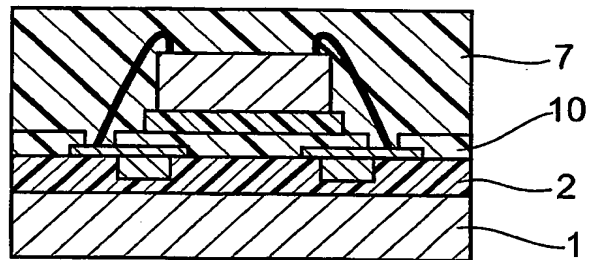


図3e

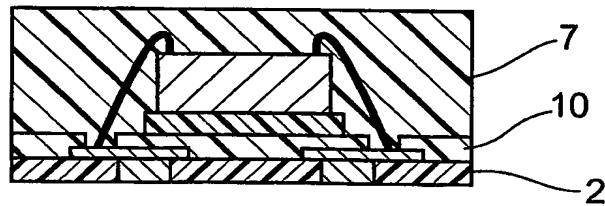
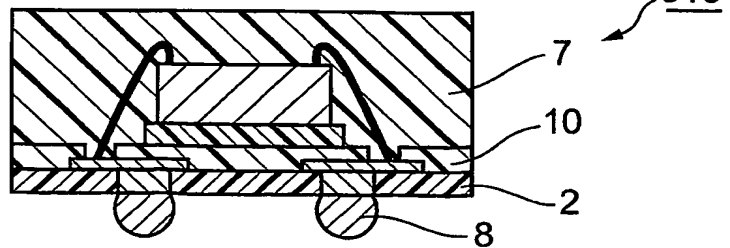


图3f



4/18

図4a

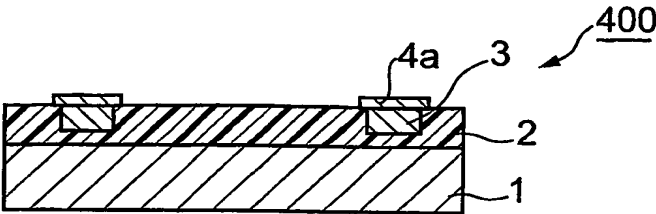


図4b

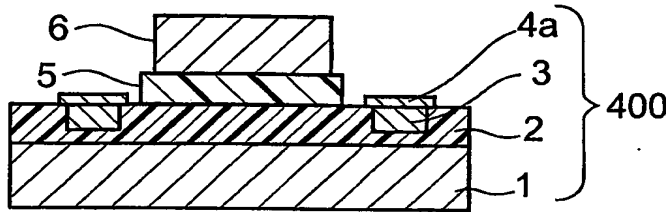


図4c

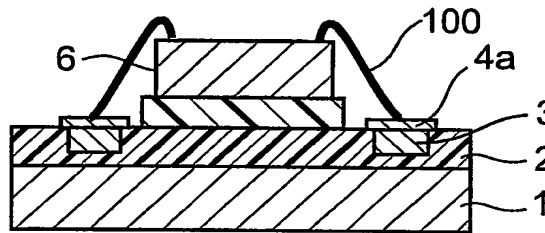


図4d

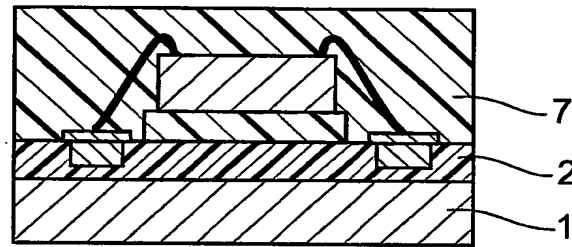


図4e

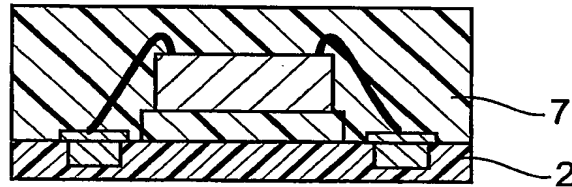


図4f

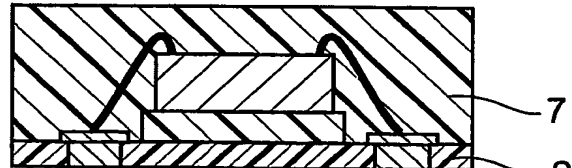
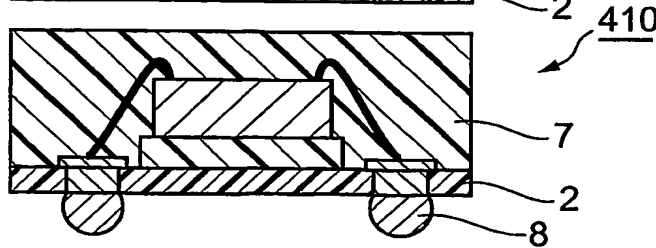


図4g





5/18

図5a

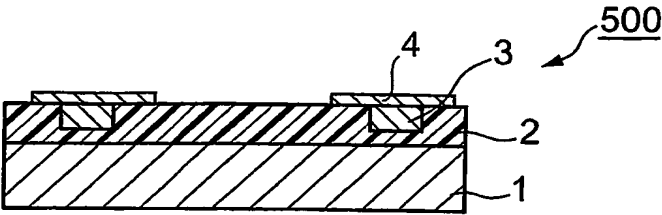


図5b

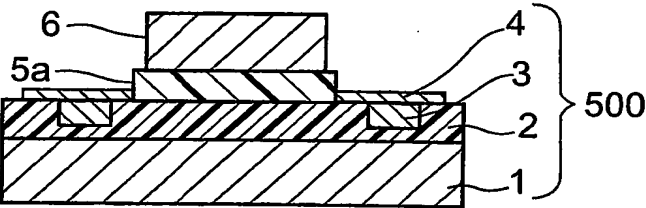


図5c

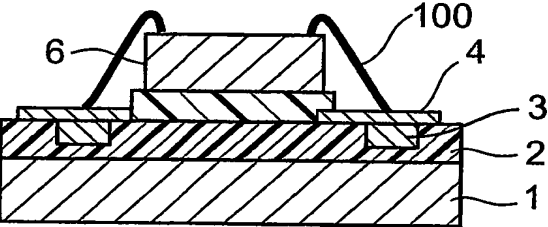


図5d

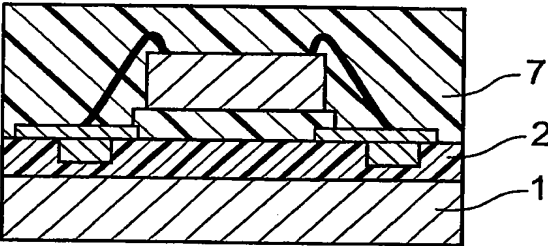


図5e

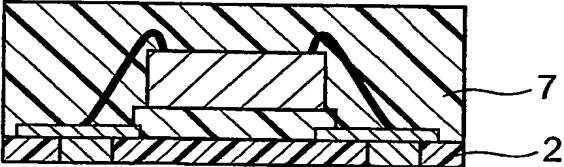
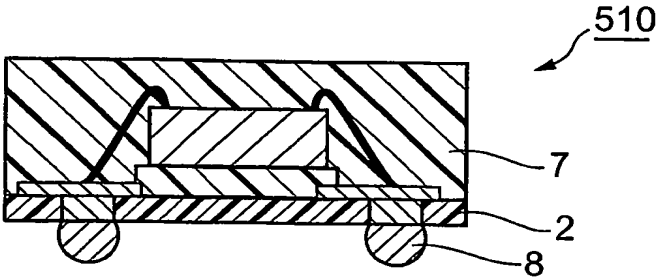


図5f



6/18

図 6 a

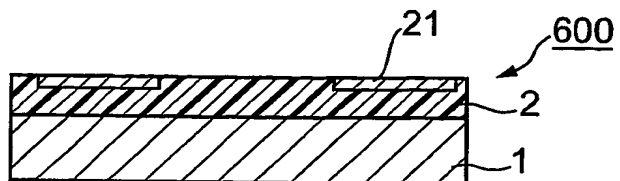


図 6 b

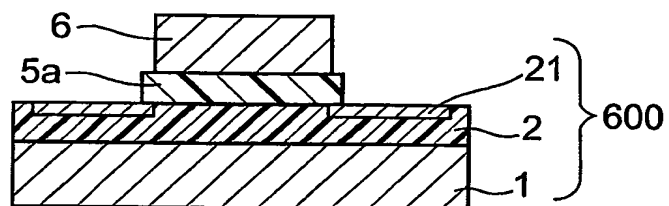


図 6 c

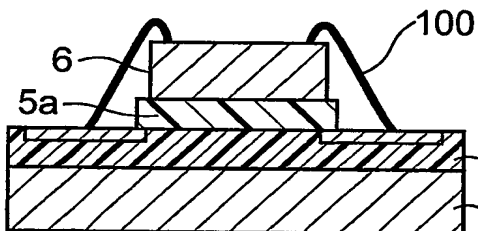


図 6 d

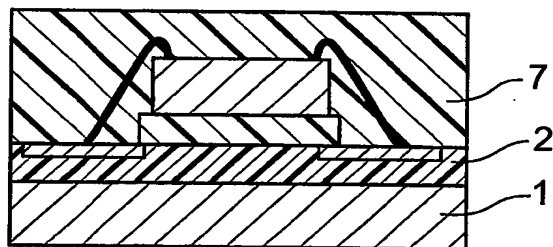


図 6 e

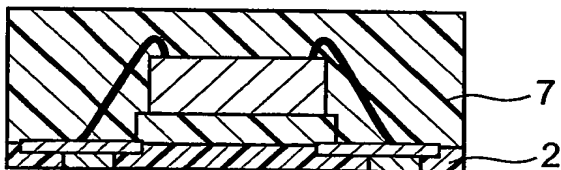


図 6 f

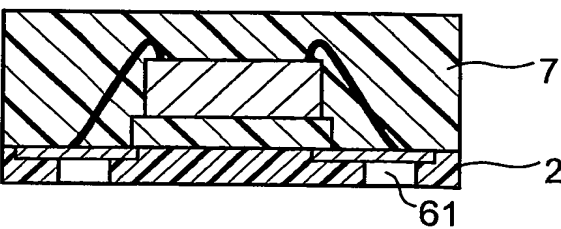


図 6 g

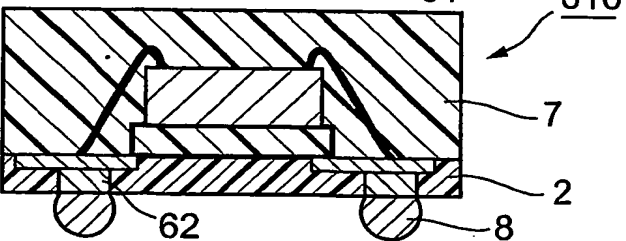


図 7 a

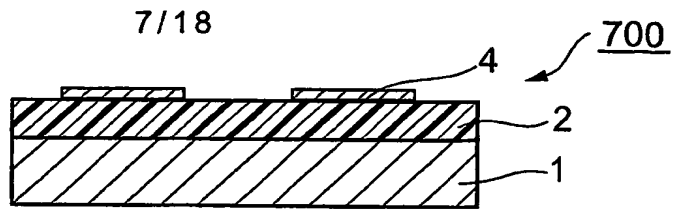


図 7 b

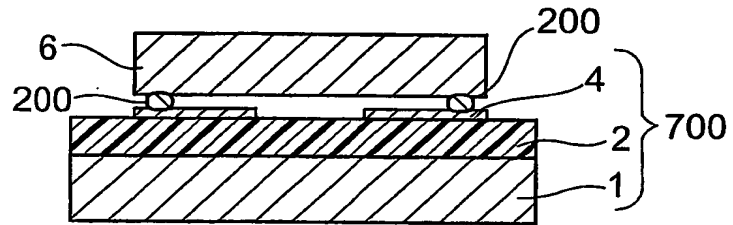


図 7 c

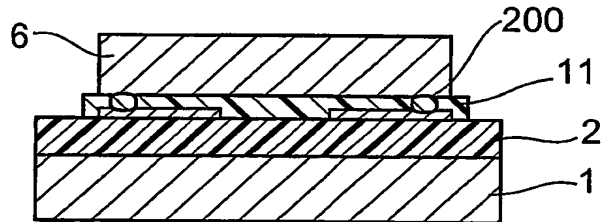


図 7 d

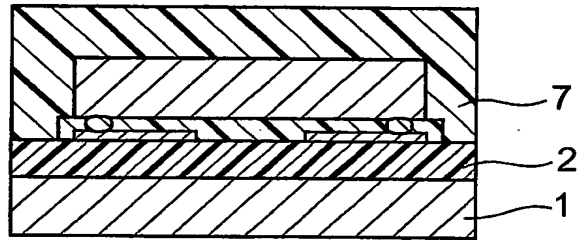


図 7 e

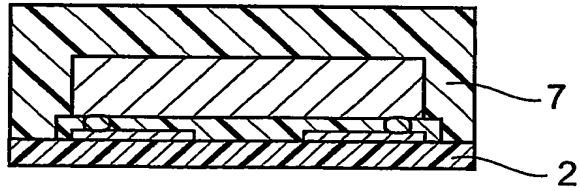


図 7 f

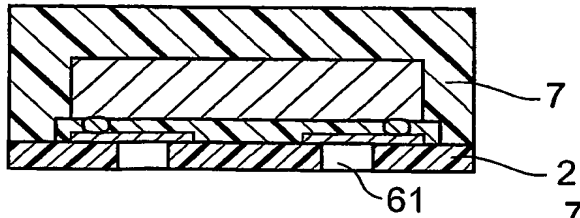
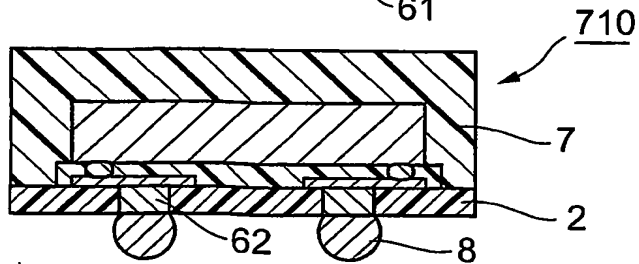


図 7 g



8/18

図8a

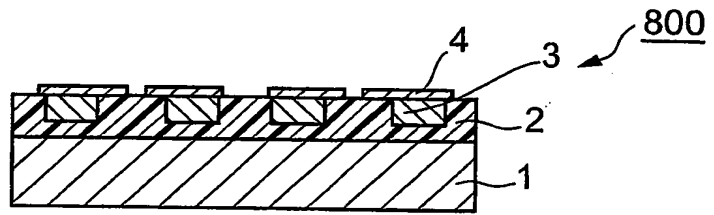


図8b

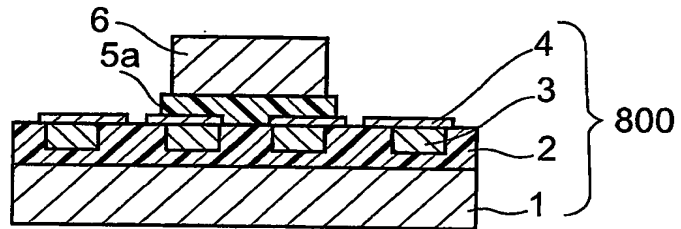


図8c

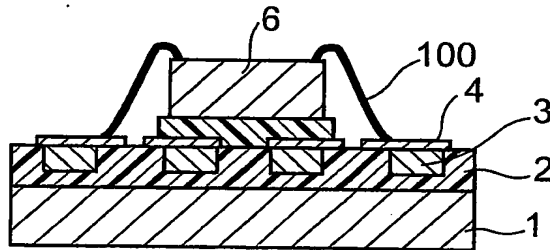


図8d

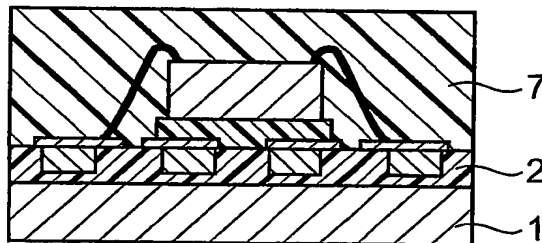


図8e

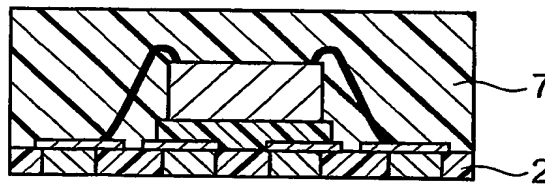
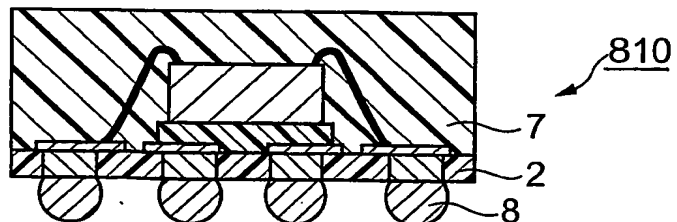


図8f



9/18

図9a

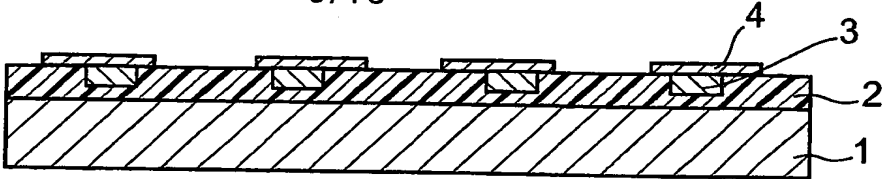


図9b

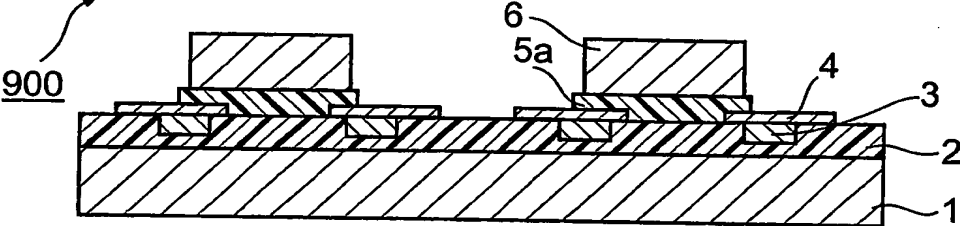


図9c

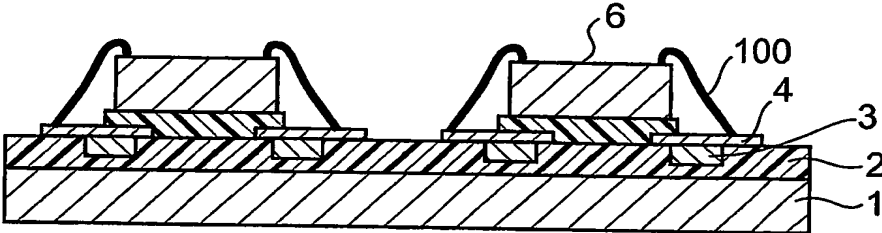


図9d

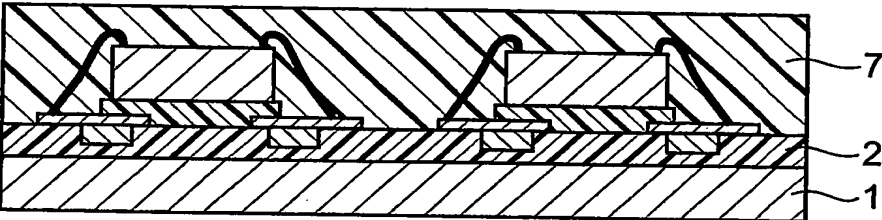


図9e

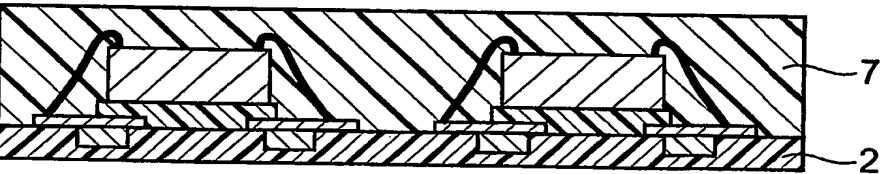


図9f

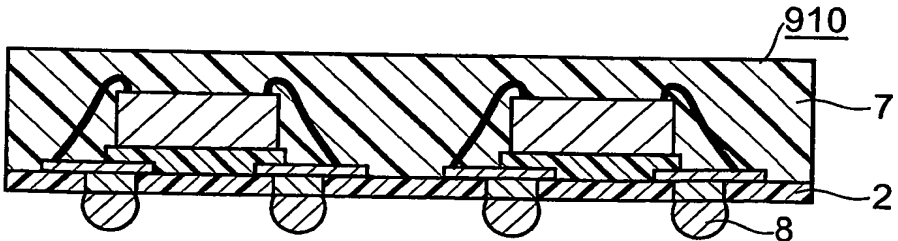
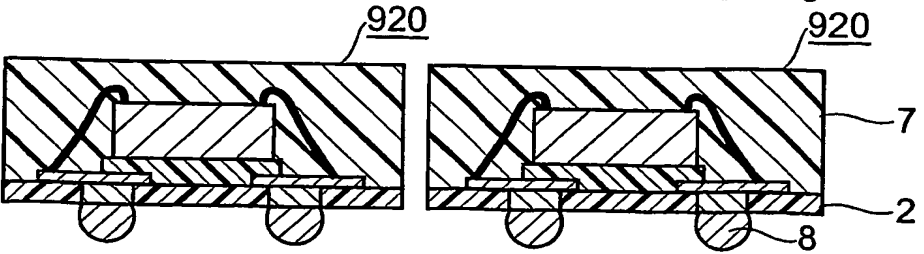
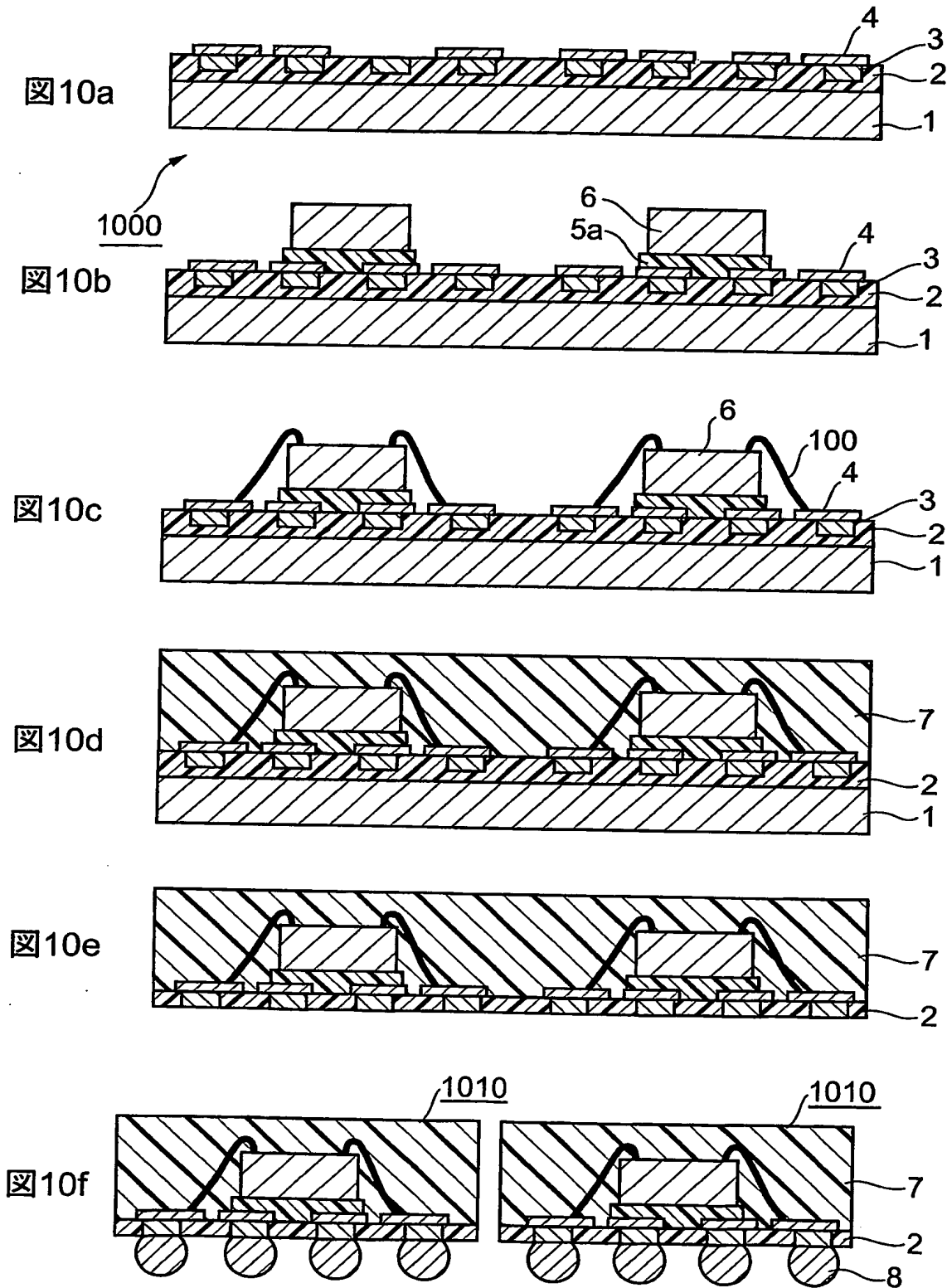
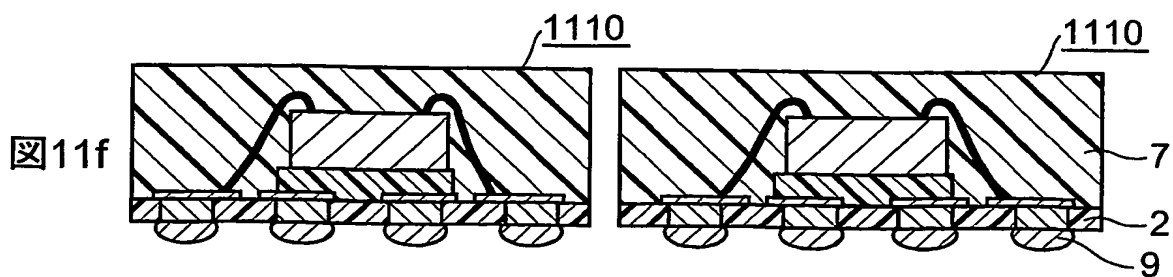
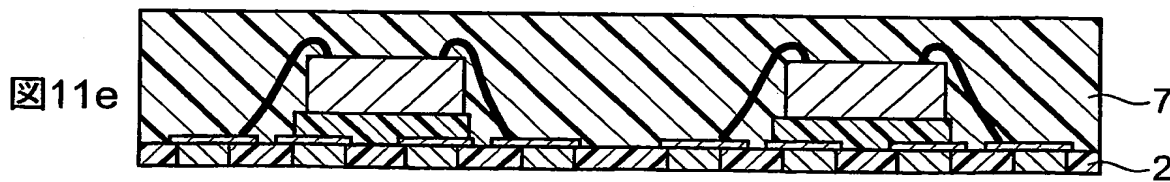
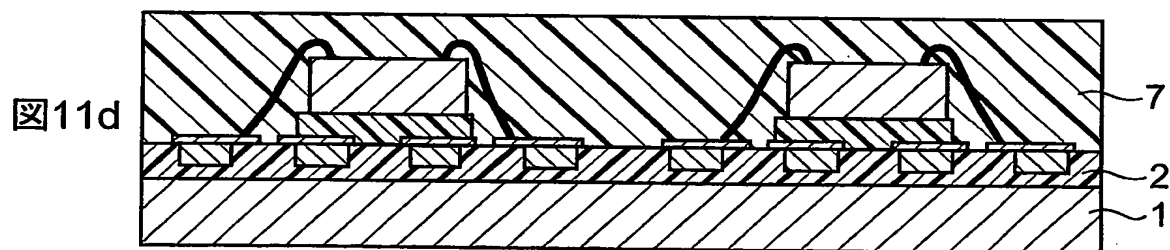
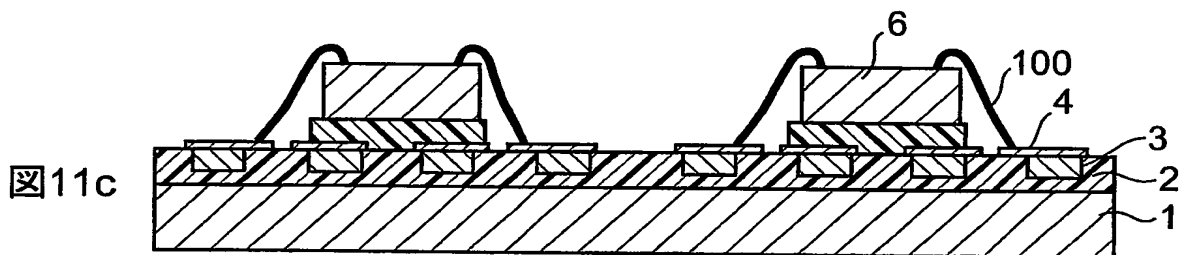
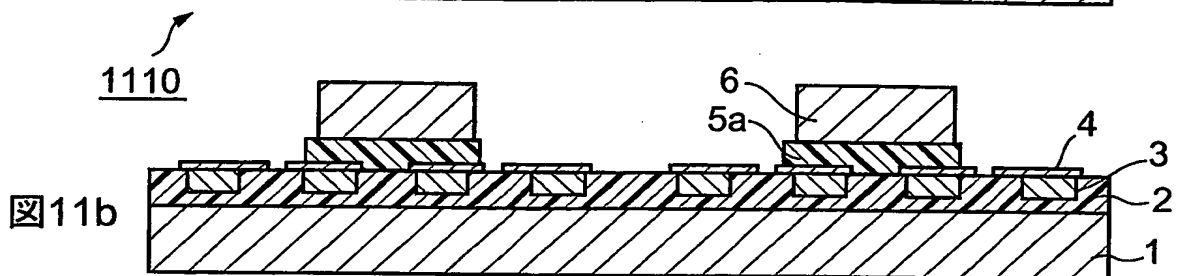
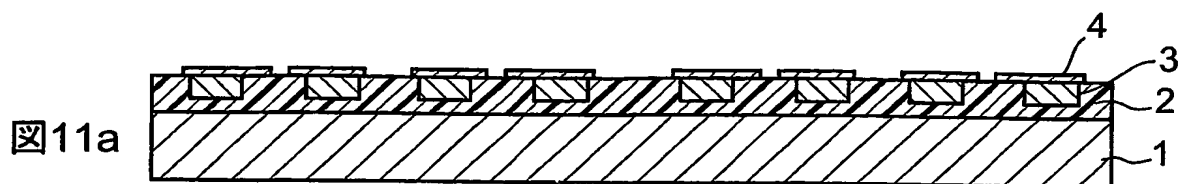


図9g

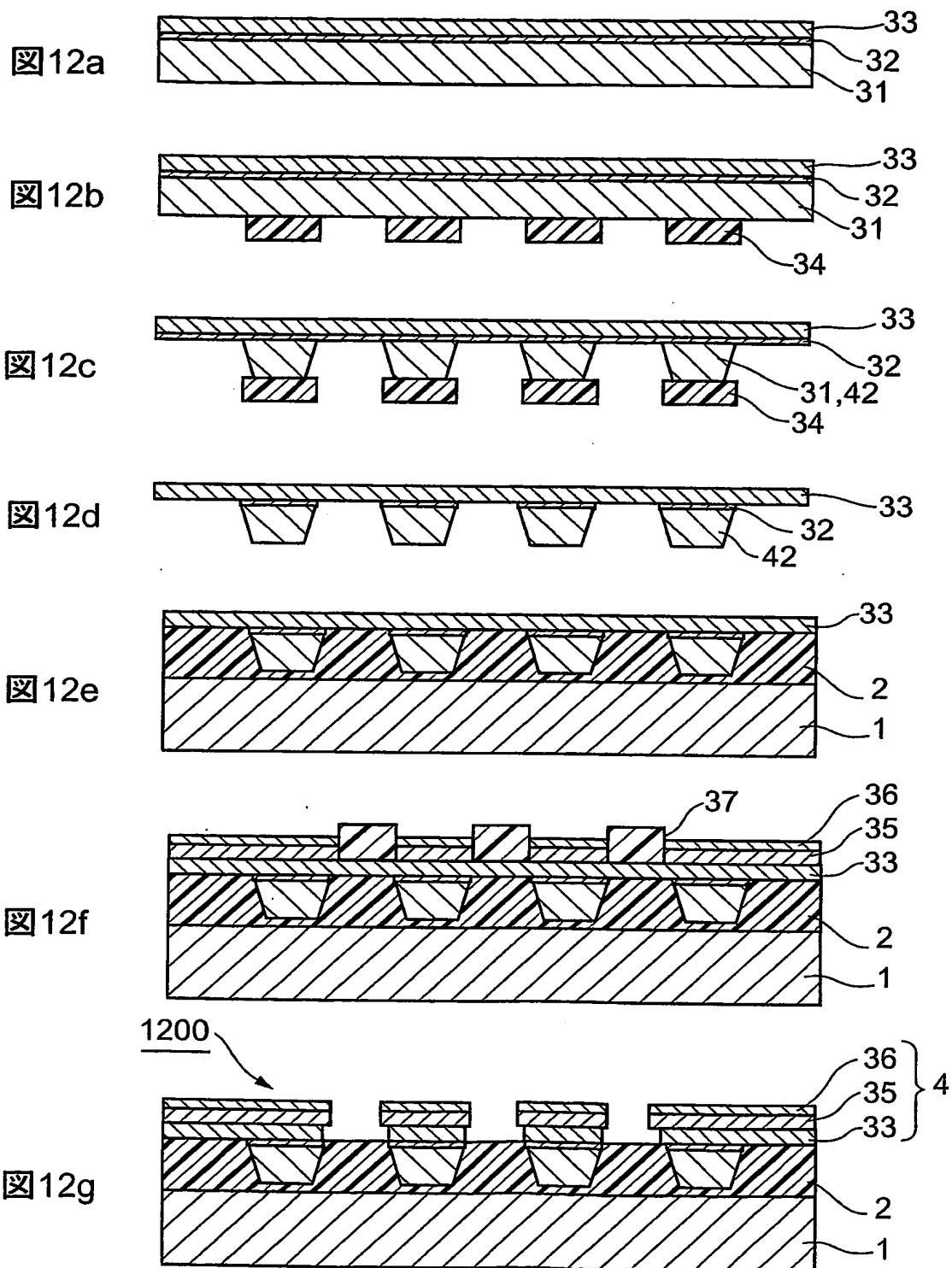




11/18

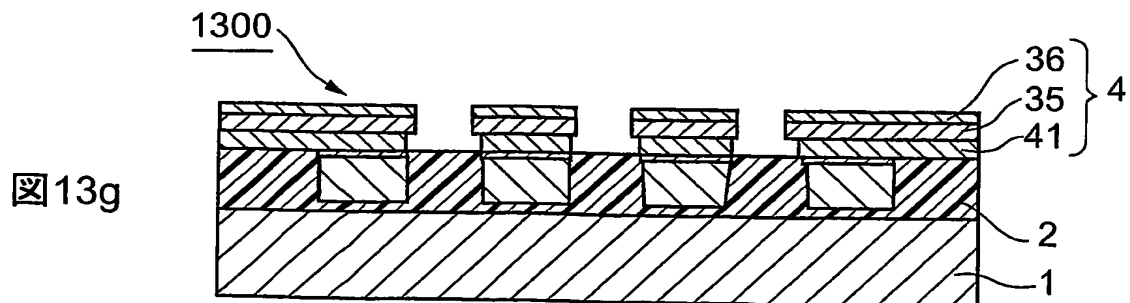
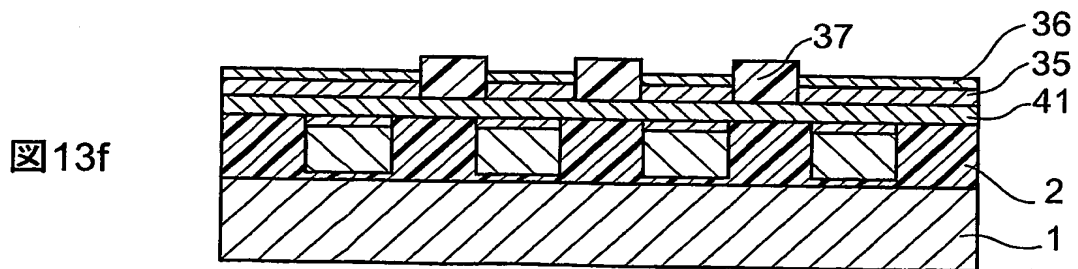
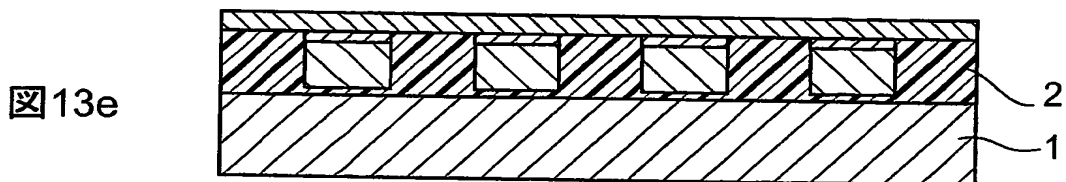
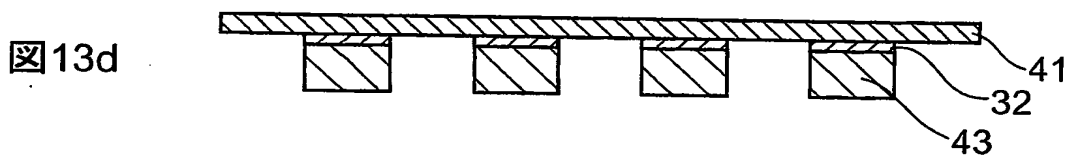
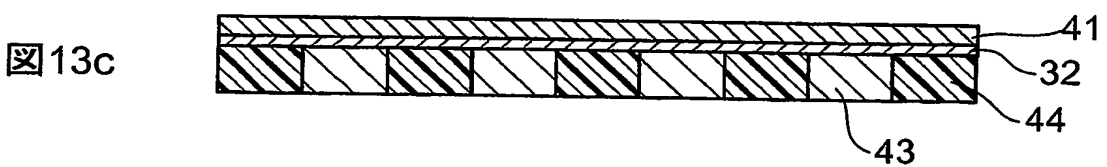
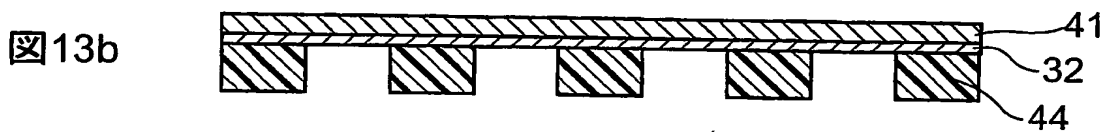
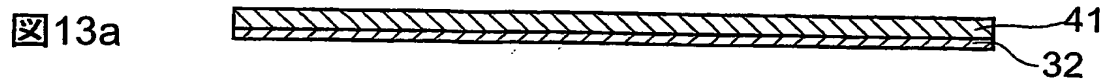


12/18

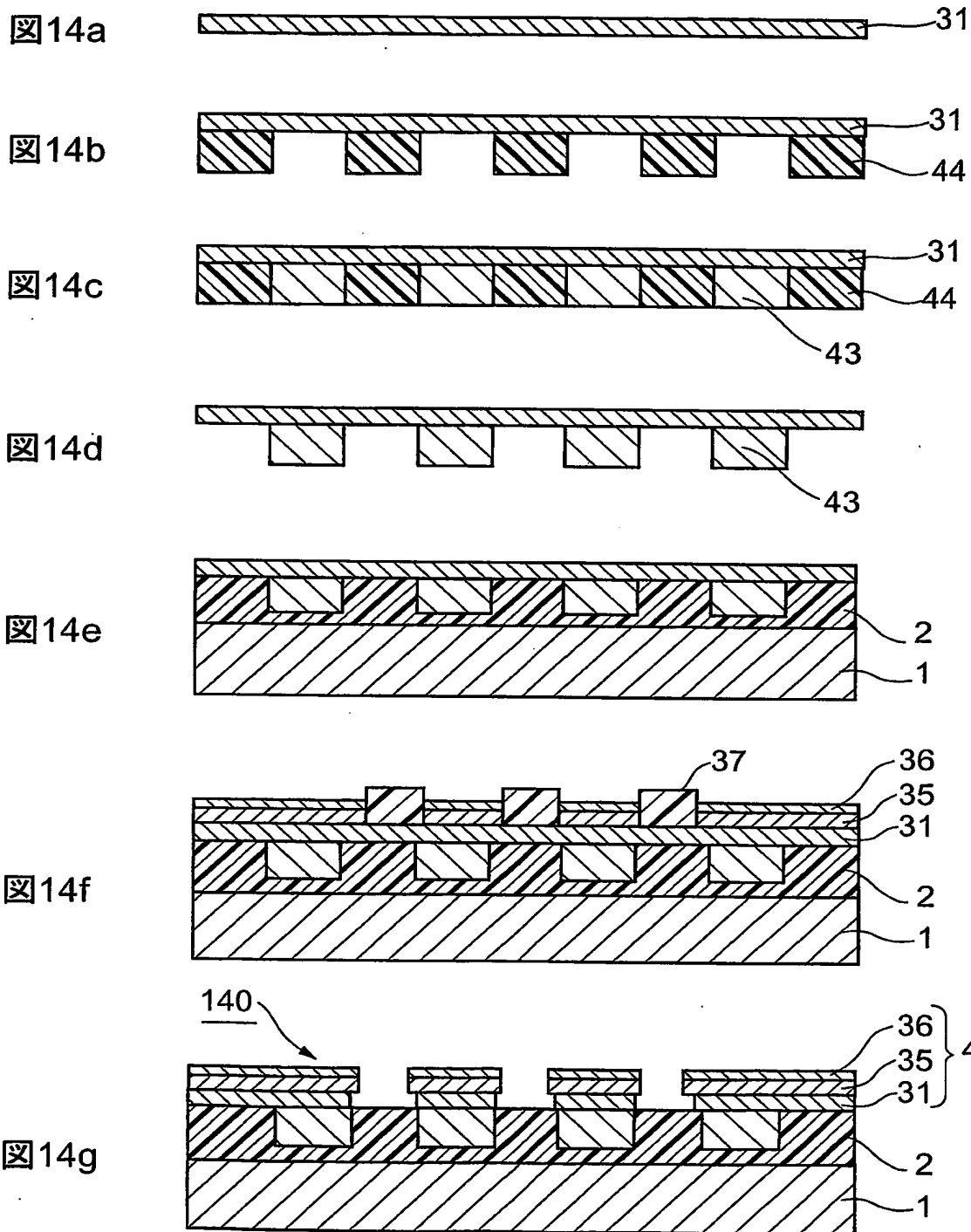




13/18



14/18



15/18

図15a

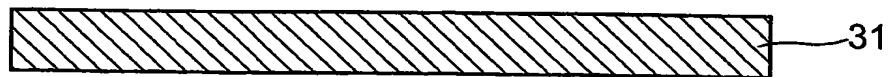


図15b

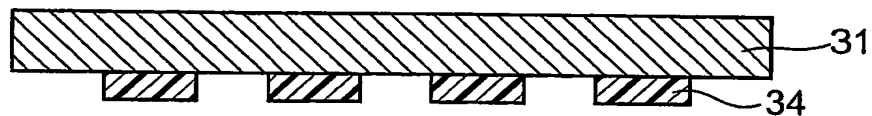


図15c

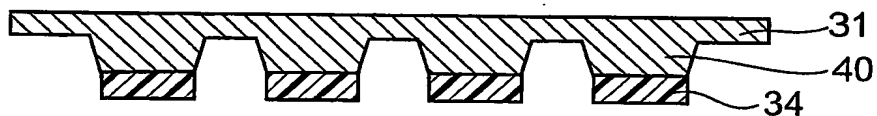


図15d



図15e

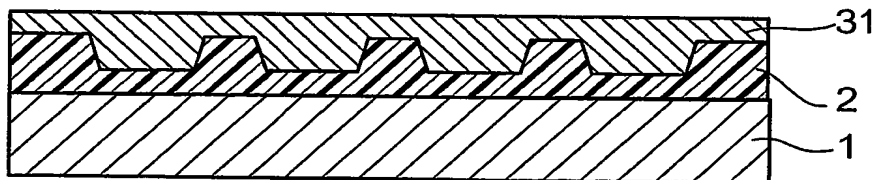


図15f

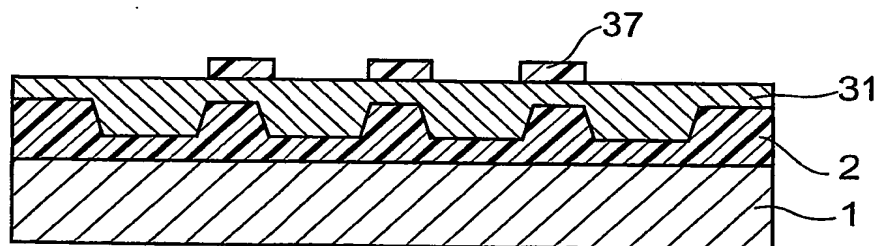
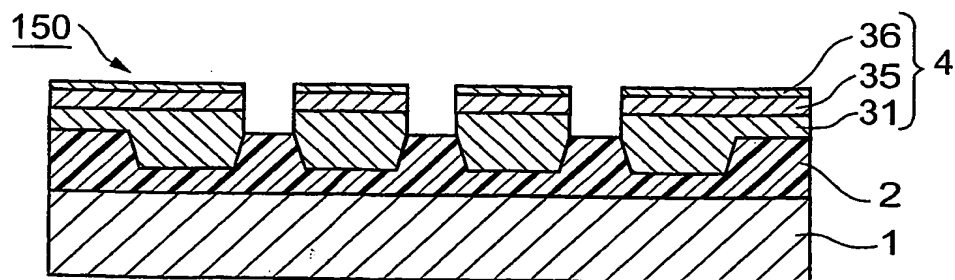
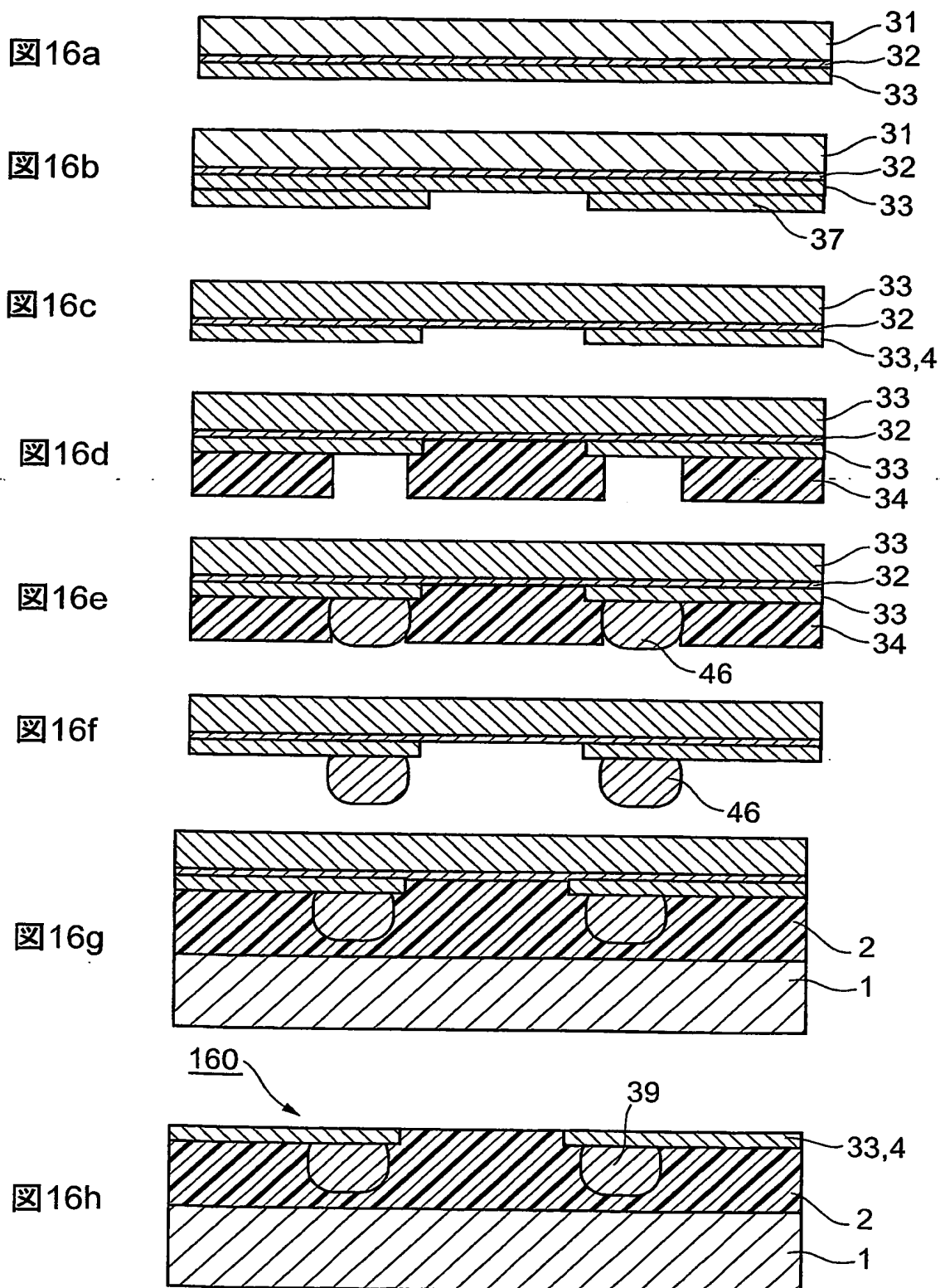


図15g



16/18



17/18

図17a

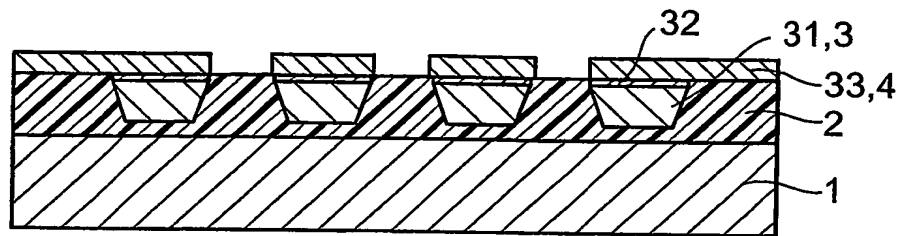


図17b

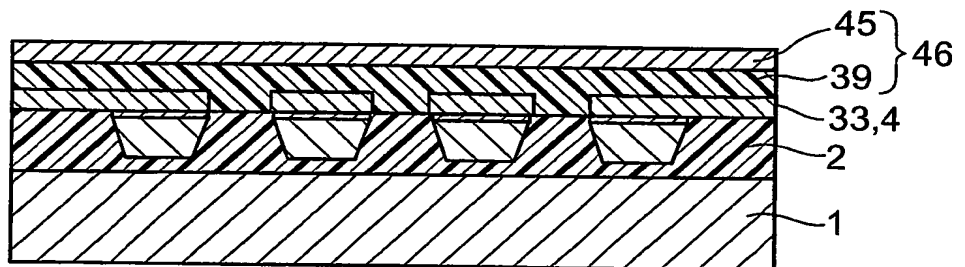


図17c

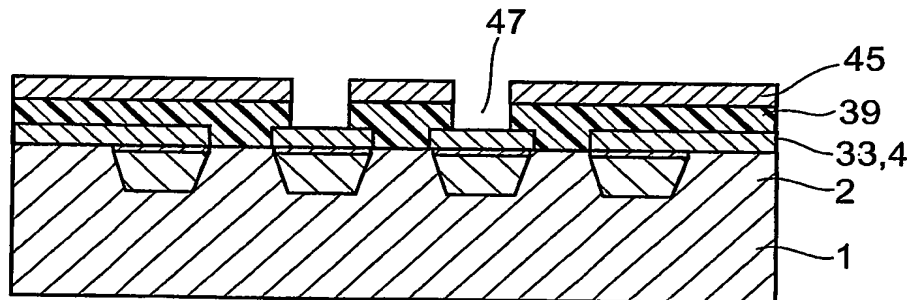


図17d

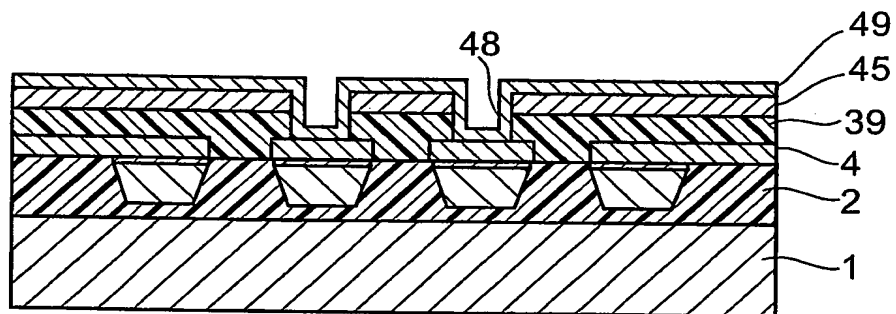
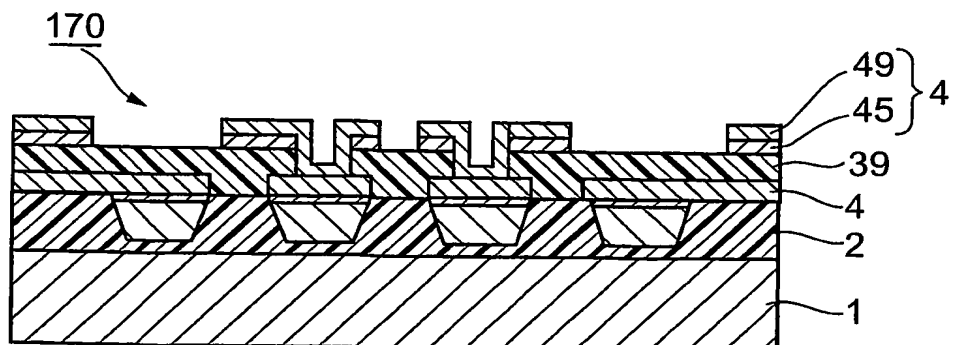
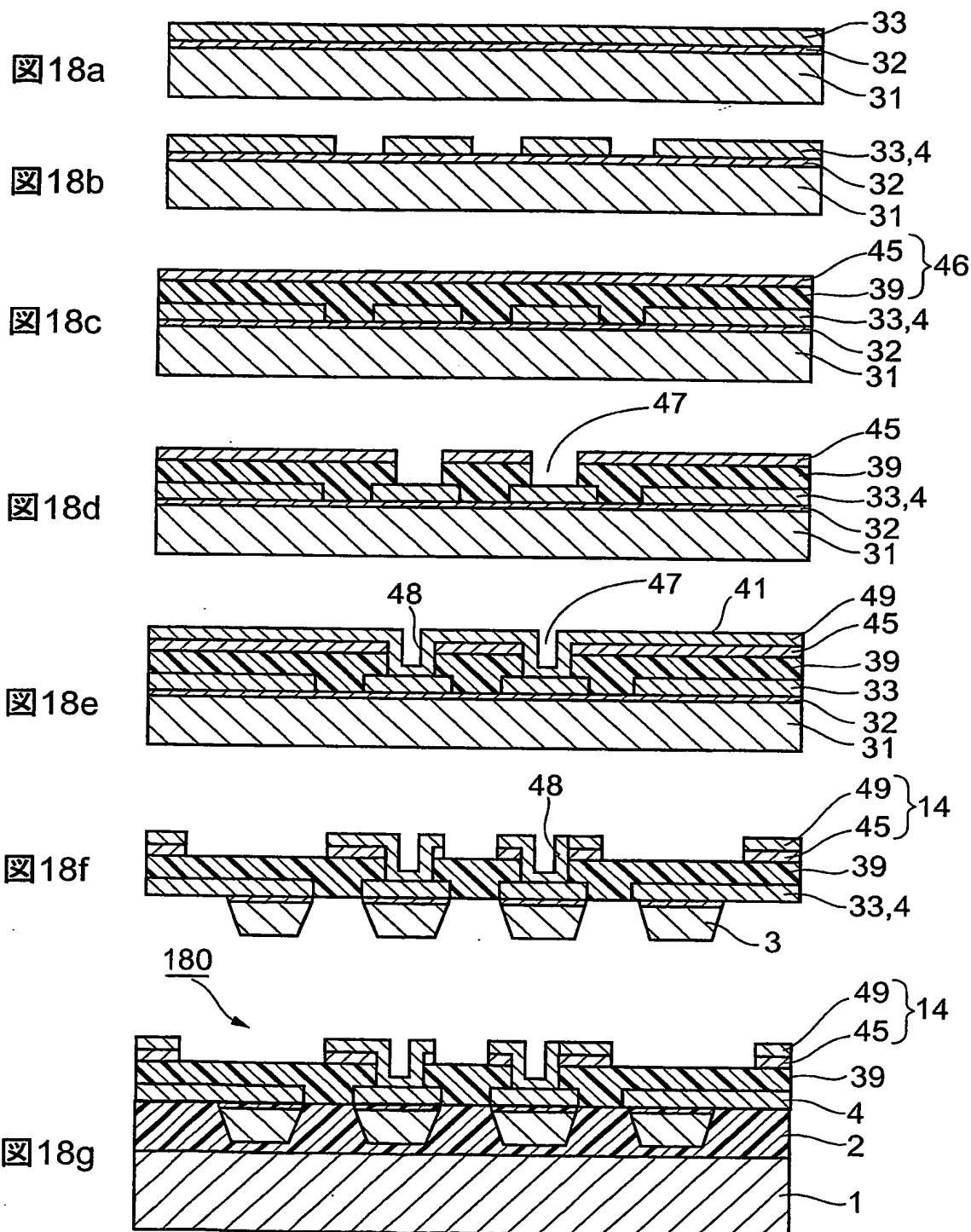


図17e



18/18



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/07555

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L23/12

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2001
Kokai Jitsuyo Shinan Koho	1971-2001	Jitsuyo Shinan Toroku Koho	1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-44589 A (Nitto Denko Corporation), 16 February, 2001 (16.02.01), Claims (Family: none)	1-4, 6-8, 10, 22
Y		11, 12, 15-17, 19, 20
X	JP 2000-332145 A (Dainippon Printing Co., Ltd.), 30 November, 2000 (30.11.00), Claims (Family: none)	1, 2 3-35
A		
X	JP 11-163207 A (Hitachi Chemical Co., Ltd.), 18 June, 1999 (18.06.99), Claims (Family: none)	1, 2, 5 11, 12, 15-17, 19, 20
Y		
X	JP 11-145325 A (Yamaichi Electron Co., Ltd.), 28 May, 1999 (28.05.99), Claims (Family: none)	1, 2 3-35
A		

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

## \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
22 November, 2001 (22.11.01)Date of mailing of the international search report  
04 December, 2001 (04.12.01)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. 7 H01L23/12

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. 7 H01L23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2001年

日本国登録実用新案公報 1994-2001年

日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2001-44589 A (日東電工株式会社) 16. 2月. 2001 (16. 02. 01)	1-4, 6-8, 10, 22
Y	特許請求の範囲 (ファミリーなし)	11, 12, 15-17, 19, 20
X	J P 2000-332145 A (大日本印刷株式会社)	1, 2
A	30. 11月. 2000 (30. 11. 00) 特許請求の範囲 (ファミリーなし)	3-35

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

22. 11. 01

国際調査報告の発送日

04.12.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

坂本 薫昭

4 R

9265

電話番号 03-3581-1101 内線 6362



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	J P 11-163207 A (日立化成工業株式会社) 18. 6月. 1999 (18. 06. 99) 特許請求の範囲 (ファミリーなし)	1, 2, 5 11, 12, 15-17, 19, 20
X A	J P 11-145325 A (山一電機株式会社) 28. 5月. 1999 (28. 05. 99) 特許請求の範囲 (ファミリーなし)	1, 2 3-35